

DIALOG(R)File 345:Inpadoc/Fam.& Legal Stat

(c) 2004 EPO. All rts. reserv.

16743449

Basic Patent (No,Kind,Date): JP 2001051296 A2 20010223 <No. of Patents: 001>

PRODUCTION OF THIN-FILM DEVICE, THE THIN-FILM DEVICE, PRODUCTION OF
ACTIVE MATRIX SUBSTRATE, THE ACTIVE MATRIX SUBSTRATE AND
OPTOELECTRONIC DEVICE (English)

Patent Assignee: SEIKO EPSON CORP

Author (Inventor): UTSUNOMIYA SUMIO

IPC: *G02F-001/1365; G09F-009/30; H01L-021/265; H01L-021/268; H01L-027/12;
H01L-029/786; H01L-021/336

CA Abstract No: *134(13)186061J; 134(13)186061J

Derwent WPI Acc No: *C 01-253470; C 01-253470

Language of Document: Japanese

Patent Family:

Patent No	Kind	Date	Applic No	Kind	Date
JP 2001051296	A2	20010223	JP 99224332	A	19990806 (BASIC)

Priority Data (No,Kind,Date):

JP 99224332 A 19990806

DIALOG(R)File 347:JAPIO

(c) 2004 JPO & JAPIO. All rts. reserv.

06823802 **Image available**

PRODUCTION OF THIN-FILM DEVICE, THE THIN-FILM DEVICE, PRODUCTION OF ACTIVE MATRIX SUBSTRATE, THE ACTIVE MATRIX SUBSTRATE AND OPTOELECTRONIC DEVICE

PUB. NO.: 2001-051296 [JP 2001051296 A]

PUBLISHED: February 23, 2001 (20010223)

INVENTOR(s): UTSUNOMIYA SUMIO

APPLICANT(s): SEIKO EPSON CORP

APPL. NO.: 11-224332 [JP 99224332]

FILED: August 06, 1999 (19990806)

INTL CLASS: G02F-001/1365; G09F-009/30; H01L-021/265; H01L-021/268;
H01L-027/12; H01L-029/786; H01L-021/336

ABSTRACT

PROBLEM TO BE SOLVED: To peel off a thin film device from a substrate without damaging the device and to transfer the device to another substrate.

SOLUTION: In this method for producing a thin-film device, a first separation layer 120, consisting of an amorphous silicon film containing hydrogen, is formed on a first substrate 100 in the first process. Then in the second process, a thin-film device layer 140 is formed on the first separation layer 120. Then in the third process, a second substrate 180 is stuck to the upper face of the thin film device layer 140, and the first separation layer 120 is irradiated with laser beams to cause the phase transition of the first separation layer 120 from the amorphous silicon film into a polysilicon film and to generate hydrogen gas. Thus, peeling phenomenon is caused in the first separation layer 120 to cause the first substrate 100 to peel off. In this process, the energy density of the laser beams is controlled at first to be low and is gradually increased as the hydrogen comes out.

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2001-51296

(P 2 0 0 1 - 5 1 2 9 6 A)

(43) 公開日 平成13年2月23日(2001.2.23)

(51) Int. Cl. ⁷	識別記号	F I	テーマコード (参考)
G02F 1/1365		G02F 1/136 500	2H092
G09F 9/30	338	G09F 9/30 338	5C094
H01L 21/265		H01L 21/268 E 5F110	
21/268		27/12 B	
27/12		21/265 602 C	
審査請求 未請求 請求項の数16 O L (全26頁) 最終頁に続く			

(21) 出願番号 特願平11-224332

(22) 出願日 平成11年8月6日(1999.8.6)

(71) 出願人 000002369

セイコーエプソン株式会社

東京都新宿区西新宿2丁目4番1号

(72) 発明者 宇都宮 純夫

長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内

(74) 代理人 100093388

弁理士 鈴木 喜三郎 (外2名)

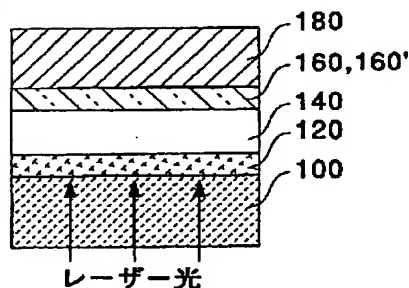
最終頁に続く

(54) 【発明の名称】 薄膜デバイス装置の製造方法、薄膜デバイス装置、アクティブマトリクス基板の製造方法、アクティブマトリクス基板および電気光学装置

(57) 【要約】

【課題】 薄膜デバイスを損傷することなく基板から剥離して、他の基板に転写することのできる薄膜デバイス装置の製造方法、薄膜デバイス装置、アクティブマトリクス基板の製造方法、アクティブマトリクス基板、および電気光学装置を提供すること。

【解決手段】 薄膜デバイス装置を製造するにあたって、第1の工程で第1の基材100上に水素含有のアモルファスシリコン膜からなる第1の分離層120を形成した後、第2の工程で第1の分離層120上に薄膜デバイス層140を形成する。次に、第3の工程で薄膜デバイス層140の上に第2の基材180を接着した後、第1の分離層120にレーザー光を照射して第1の分離層120においてアモルファスシリコン膜からポリシリコン膜への相転移と水素ガスの発生を行って第1の分離層120で剥離現象を発生させ、第1の基材100を剥がす。この工程では、レーザー光のエネルギー密度を最初は低く、水素が抜けていくに伴って高くしていく。



【特許請求の範囲】

【請求項 1】 第 1 の基材上に第 1 の分離層を形成する第 1 の工程と、

前記第 1 の分離層上に薄膜デバイスを形成する第 2 の工程と、

前記薄膜デバイスの前記第 1 の基材と反対側に第 2 の基材を接着する第 3 の工程と、

前記第 1 の分離層の層内または該第 1 の分離層の界面のうちの少なくとも一方で剥離現象を生じさせることにより前記第 1 の基材を前記薄膜デバイス側から剥がして当該薄膜デバイスを前記第 2 の基材側に転写する第 4 の工程と、

を有する薄膜デバイス装置の製造方法であって、

前記第 1 の工程では、前記第 1 の分離層として、当該第 1 の分離層へのエネルギー光の照射によってガスを発生させる元素を含有するアモルファスシリコン膜を形成し、

前記第 4 の工程では、前記第 1 の分離層にエネルギー光を照射して前記剥離現象を起こさせるとともに、当該エネルギー光のエネルギー密度を低密度から高密度に変化させることを特徴とする薄膜デバイス装置の製造方法。

【請求項 2】 請求項 1 において、前記元素は水素であることを特徴とする薄膜デバイス装置の製造方法。

【請求項 3】 請求項 2 において、前記第 1 の分離層は、成膜後に水素が導入されたアモルファスシリコン膜であることを特徴とする薄膜デバイス装置の製造方法。

【請求項 4】 請求項 2 において、前記第 1 の分離層は、成膜時に水素が導入されたアモルファスシリコン膜であることを特徴とする薄膜デバイス装置の製造方法。

【請求項 5】 請求項 4 において、前記第 1 の分離層は、水素を含有する原料ガスを用いたプラズマ CVD 法により形成されたアモルファスシリコン膜であることを特徴とする薄膜デバイス装置の製造方法。

【請求項 6】 請求項 1 ないし 5 のいずれかにおいて、前記第 4 の工程では、前記エネルギー光としてレーザ光を照射することを特徴とする薄膜デバイス装置の製造方法。

【請求項 7】 請求項 1 ないし 6 のいずれかにおいて、前記第 4 の工程では、前記エネルギー光のエネルギー密度を連続的に変化させることを特徴とする薄膜デバイス装置の製造方法。

【請求項 8】 請求項 1 ないし 6 のいずれかにおいて、前記第 4 の工程では、前記エネルギー光のエネルギー密度を段階的に変化させることを特徴とする薄膜デバイス装置の製造方法。

【請求項 9】 請求項 1 ないし 8 のいずれかにおいて、前記第 3 の工程では、前記薄膜デバイスの前記第 1 の基材と反対側に前記第 2 の基材を第 2 の分離層を介して接着し、

前記第 4 の工程で前記第 2 の基材に前記薄膜デバイスを

転写した後、当該薄膜デバイスの前記第 2 の基材と反対側に第 3 の基材を接着する第 5 の工程と、

前記第 2 の分離層の層内または該第 2 の分離層の界面のうちの少なくとも一方で剥離現象を生じさせることにより前記第 2 の基材を前記薄膜デバイス側から剥がして当該薄膜デバイスを前記第 3 の基材側に転写する第 6 の工程と、

を有することを特徴とする薄膜デバイス装置の製造方法。

10 【請求項 10】 請求項 1 ないし 9 のいずれかにおいて、前記第 2 の工程では、前記第 1 の基材上に、前記薄膜デバイスとして、少なくとも薄膜トランジスタを形成することを特徴とする薄膜デバイス装置の製造方法。

【請求項 11】 請求項 1 ないし 10 のいずれかに規定する薄膜デバイス装置の製造方法により形成されたことを特徴とする薄膜デバイス装置。

20 【請求項 12】 請求項 1 ないし 10 のいずれかに規定する薄膜デバイス装置の製造方法を利用したアクティブマトリクス基板の製造方法であって、前記第 2 の工程では、前記第 1 の基材上に、前記薄膜デバイスとして画素スイッチング用の薄膜トランジスタをマトリクス状に形成して、当該薄膜トランジスタをマトリクス状に有するアクティブマトリクス基板を製造することを特徴とするアクティブマトリクス基板の製造方法。

【請求項 13】 請求項 12 において、前記第 2 の工程では、前記第 1 の基材上に前記薄膜トランジスタをマトリクス状に形成するとともに、当該薄膜トランジスタのゲートに電氣的に接続する走査線、当該薄膜トランジスタのソースに電氣的に接続するデータ線、および当該薄膜トランジスタのドレインに電氣的に接続する画素電極を形成することを特徴とするアクティブマトリクス基板の製造方法。

【請求項 14】 請求項 1 ないし 13 のいずれかにおいて、前記第 1 の基材上に、前記薄膜デバイスとして、駆動回路用の薄膜トランジスタを形成して、当該薄膜トランジスタを備える駆動回路を有するアクティブマトリクス基板を製造することを特徴とするアクティブマトリクス基板の製造方法。

【請求項 15】 請求項 12 ないし 14 のいずれかに規定するアクティブマトリクス基板の製造方法により形成されたことを特徴とするアクティブマトリクス基板。

【請求項 16】 請求項 15 に規定するアクティブマトリクス基板を用いたことを特徴とする電気光学装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、薄膜デバイス装置の製造方法、この方法により得た薄膜デバイス装置、この薄膜デバイス装置の製造方法を利用したアクティブマトリクス基板の製造方法、この方法により得たアクティブマトリクス基板、およびこのアクティブマトリクス基

板を用いた電気光学装置に関するものである。さらに詳しくは、薄膜デバイスを基板上に形成した後、この基板から他の基板に薄膜デバイスを転写する技術に関するものである。

【 0 0 0 2 】

【従来の技術】 各種の電気光学装置のうち、電気光学物質として液晶を用いたアクティブマトリクス型の液晶表示装置では、アクティブマトリクス基板上にスイッチング素子として薄膜トランジスタ（以下、TFTという。）を製造する際に、半導体プロセスを利用する。このプロセス中は高温処理を伴う工程を含むため、基板としては耐熱性に優れる材質のもの、すなわち、軟化点および融点が高いものを使用する必要がある。従って、現在は、1000℃程度の温度に耐える基板として石英ガラスが使用され、500℃前後の温度に耐える基板として耐熱ガラスが使用されている。

【 0 0 0 3 】 このように、TFT等の薄膜デバイスを搭載する基板は、それらの薄膜デバイスを製造する際の温度条件等に耐え得るものでなければならない。

【 0 0 0 4 】 しかしながら、TFT等の薄膜デバイスを搭載した基板が完成した後において、前記の石英ガラスや耐熱ガラスでは好ましくないことがある。例えば、高温処理を伴う製造プロセスに耐え得るように石英基板や耐熱ガラス基板等を用いた場合には、これらの基板が非常に高価であるため、表示装置等の製品価格の上昇を招く。また、パームトップコンピュータや携帯電話機等の携帯用電子機器に使用される液晶表示装置は、可能な限り安価であることに加えて、軽くて多少の変形にも耐え得ること、落としても割れにくいことも求められるが、石英基板やガラス基板は、重いとともに、変形に弱く、かつ、落下等によって割れやすい。従って、従来の薄膜デバイス装置に用いられる基板は、製造条件からくる制約、および製品に要求される特性の双方に対応することができないという問題点がある。

【 0 0 0 5 】 そこで、本願出願人は、従来のプロセスと略同様な条件で薄膜デバイスを第1の基材上に形成した後、この薄膜デバイスを第1の基材から剥離して、第2の基材に転写する技術を提案している（特願平8-225643号）。ここに提案した技術では、第1の基材と薄膜デバイスとの間に分離層を形成し、この分離層に対して例えばエネルギー光を照射することにより、第1の基材から薄膜デバイスを剥離して、この薄膜デバイスを第2の基材の側に転写する。

【 0 0 0 6 】

【発明が解決しようとする課題】 しかしながら、従来の剥離方法および転写方法では、第1基板から薄膜デバイスを剥離させる際に、エネルギー光を分離層に照射しただけでは、分離層での剥離現象が適正に起こらないという問題点がある。例えば、第1の基材に対して、分離層として、水素ガスを含有するアモルファスシリコン膜を

形成した後、このアモルファスシリコン膜にレーザ光を照射して剥離現象を生じさせることにより薄膜デバイスの側から第1の基材を剥がす際に、アモルファスシリコン膜から水素ガスが急激に発生して薄膜デバイスが損傷するという問題点がある。

【 0 0 0 7 】 以上の問題点に鑑みて、本発明は、分離層として用いた水素含有のアモルファスシリコン膜に対するエネルギー光の照射条件を適正化することにより、薄膜デバイスを損傷することなく基板から剥離して、他の基板に転写することのできる薄膜デバイス装置の製造方法、この製造方法により得た薄膜デバイス装置、この薄膜デバイス装置の製造方法を用いたアクティブマトリクス基板の製造方法、この製造方法により製造したアクティブマトリクス基板、およびこのアクティブマトリクス基板を用いた電気光学装置を提供することにある。

【 0 0 0 8 】

【課題を解決するための手段】 上記課題を解決するため、本発明では、第1の基材上に第1の分離層を形成する第1の工程と、前記第1の分離層上に薄膜デバイスを形成する第2の工程と、前記薄膜デバイスの前記第1の基材と反対側に第2の基材を接着する第3の工程と、前記第1の分離層の層内または該第1の分離層の界面のうちの少なくとも一方で剥離現象を生じさせることにより前記第1の基材を前記薄膜デバイス側と分離して当該薄膜デバイスを前記第2の基材側に転写する第4の工程とを有する薄膜デバイス装置の製造方法であって、前記第1の工程では、前記第1の分離層として、当該第1の分離層へのエネルギー光の照射によってガス発生可能な元素、例えば水素を含有するアモルファスシリコン膜を形成し、前記第4の工程では、前記第1の分離層にエネルギー光を照射して前記剥離現象を起こさせるとともに、当該第1の分離層に照射するエネルギー光のエネルギー密度を低密度から高密度に変化させることを特徴とする。

【 0 0 0 9 】 本発明において、第1の分離層は、水素等を含有するアモルファスシリコン膜からなるため、第4の工程で、第1の分離層（アモルファスシリコン膜）にレーザ光等のエネルギー光を照射すると、第1の分離層を構成するアモルファスシリコン膜がポリシリコン膜に相転移するとともに、第1の分離層から水素ガス等が発生する。このため、第1の分離層の層内または界面で剥離現象が起こるので、第1の基材を薄膜デバイス側から剥がして薄膜デバイスを第2の基材側に転写することができる。但し、あまりにエネルギー密度の高い光を照射すると、第1の分離層を構成するアモルファスシリコン膜がポリシリコン膜に転移した後、さらに損傷して荒れた状態にまでなってしまう、薄膜デバイスを損傷させてしまう。一方、エネルギー密度の低いエネルギー光の照射では、アモルファスシリコン膜からポリシリコン膜への転移や水素ガス等の発生がスムーズに起こらず、第1

の分離層での剥離が適正に進まない。ここに、本願発明者は、第1の分離層を構成するシリコン膜を損傷させてしまうエネルギー密度のレベルがシリコン膜の水素含有量によって変化するという新たな知見を得た。すなわち、水素含有量が高いシリコン膜であるほど、シリコン膜を損傷させてしまうエネルギー密度のレベルが低く、水素含有量が低いシリコン膜であるほど、シリコン膜を損傷させてしまうエネルギー密度のレベルが高いという新たな知見を得た。そこで、本願発明者は、このような新たな知見に基づいて、エネルギー光の照射条件を最適化することを提案する。すなわち、第1の分離層に対するエネルギー光の照射を開始した初期の段階では、第1の分離層を構成するシリコン膜に含まれる水素量が多いので、シリコン膜が損傷しないようにエネルギー密度の低い光を照射し、このエネルギー光の照射によってシリコン膜から水素ガスが抜けた後は、エネルギー密度の高い光を照射する。このように、本発明では、第1の分離層にエネルギー光を照射するうちに、第1の分離層を構成するシリコン膜の性質が変化していくのに合わせて、シリコン膜に照射するエネルギー光のエネルギー密度を低密度から高密度に変化させる。それ故、第1の分離層を構成するシリコン膜が損傷しない範囲内で、エネルギー密度の高いエネルギー光を照射することができるので、第1の分離層の層内あるいは界面での剥離をスムーズに、かつ、確実に進行させることができる。よって、本発明によれば、信頼性の高い薄膜デバイス装置を効率よく製造できる。

【0010】本発明において、前記第4の工程では、前記エネルギー光として、例えばレーザ光を照射する。

【0011】本発明において、前記第4の工程では、前記エネルギー光のエネルギー密度を連続的、あるいは段階的に変化させてもよい。

【0012】本発明において、前記第1の分離層は、たとえば、成膜後に水素が導入されたアモルファスシリコン膜を用いることができる。すなわち、水素の含まないアモルファスシリコン膜、あるいは水素の含有量が少ないアモルファスシリコン膜をLPCVD法などにより形成した後、このアモルファスシリコン膜に水素をイオン注入あるいはイオンドーピングしたものを第1の分離層として用いてもよい。

【0013】また、前記第1の分離層は、成膜時に水素が導入されたアモルファスシリコン膜であってもよい。たとえば、水素を含む原料ガスを用いてのプラズマCVD法により形成したアモルファスシリコン膜を第1の分離層として用いてもよい。

【0014】本発明において、前記第3の工程では、前記薄膜デバイスの前記第1の基材と反対側に前記第2の基材を第2の分離層を介して接着し、前記第4の工程で前記第2の基材に前記薄膜デバイスを転写した後、当該薄膜デバイスの前記第2の基材と反対側に第3の基材を

接着する第5の工程と、前記第2の分離層の層内または該第2の分離層の界面のうちの少なくとも一方で剥離現象を生じさせることにより前記第2の基材を前記薄膜デバイス側から剥がして当該薄膜デバイスを前記第3の基材側に転写する第6の工程とを行ってもよい。このように構成すると、薄膜デバイスを2回、転写することになるので、第3の基材に転写した状態において、薄膜デバイスは、第1の基材に薄膜デバイスを形成したときの積層構造のままとなる。

【0015】本発明において、前記第2の工程では、前記第1の基材上に、前記薄膜デバイスとして、例えば薄膜トランジスタを形成する。

【0016】本発明に係る薄膜デバイス装置の製造方法は、アクティブマトリクス基板の製造方法として利用できる。この場合には、前記第2の工程では、前記第1の基材上に、前記薄膜デバイスとして薄膜トランジスタをマトリクス状に形成して、当該薄膜トランジスタをマトリクス状に有するアクティブマトリクス基板を製造する。

【0017】本発明では、最終的に製品に搭載される第2の基材あるいは第3の基材に対して薄膜デバイスを転写した後、この基板上で、高温での処理が不要な配線等を形成してもよいが、前記第2の工程において、前記第1の基材上に前記薄膜トランジスタをマトリクス状に形成するとともに、当該薄膜トランジスタのゲートに電気的に接続する走査線、当該薄膜トランジスタのソースに電気的に接続するデータ線、および当該薄膜トランジスタのドレインに電気的に接続する画素電極を形成し、これらの配線や電極も薄膜デバイスと同様、最終的に製品に搭載される基板に転写することが好ましい。

【0018】また、本発明では、前記第1の基材上に、前記薄膜デバイスとして、駆動回路用の薄膜トランジスタを形成して、当該薄膜トランジスタを備える駆動回路を有するアクティブマトリクス基板を製造してもよい。

【0019】本発明に係るアクティブマトリクス基板については、対向基板との間に液晶等の電気光学物質を挟持させることによって、液晶表示装置等の電気光学装置を構成するのに適している。すなわち、本発明によれば、最終的に製品に搭載される基板として、大型の基板、安価な基板、軽い基板、変形に耐え得る基板、割れない基板を用いることができるので、安価、軽量、耐衝撃性等に優れた液晶表示装置等といった電気光学装置を構成することができる。

【0020】

【発明の実施の形態】図面を参照して、本発明の実施の形態を説明する。

【0021】〔第1の実施の形態〕図1ないし図6はいずれも、本発明の第1の実施の形態に係る薄膜デバイス装置の製造方法のうち、基板上に薄膜デバイスを形成した後、薄膜デバイスを別の基板に転写するまでの工程を

説明するための工程断面図である。図7は、本形態の薄膜デバイス装置の製造方法に用いた第1の基材におけるレーザ光の波長とその透過率との関係を示すグラフである。図8は、水素含有のアモルファスシリコン膜にレーザ光を照射したときの水素含有量と、エネルギー密度と、レーザ光を照射したときのシリコン膜の状態との関係を示すグラフである。図9(a)、(b)はそれぞれ、幅方向においてエネルギー強度がガウシアン分布を有するラインビームによってレーザ照射する様子を模式的に示す説明図、およびこのラインビームの幅方向におけるエネルギー強度のプロファイルを示す説明図である。図10(a)、(b)、(c)はそれぞれ、幅方向においてエネルギー強度が矩形分布を有するラインビームによってレーザ照射する様子を模式的に示す説明図、このラインビームの幅方向におけるエネルギー強度のプロファイルを示す説明図、およびこのラインビームを繰り返し照射するときにエネルギー強度を段階的に変化させる様子を示す説明図である。

【0022】(第1の工程)本形態の薄膜デバイス装置の製造方法では、まず、図1(a)に示すように、第1の基材100上に第1の分離層120を形成する。本形態では、第1の基材100としては、光が透過し得る透光性を有するものを使用する。この場合、光の透過率は10%以上であるのが好ましく、50%以上であるのがより好ましい。この透過率が低過ぎると、後述する第4工程において第1の基材100の裏側からレーザ光等のエネルギー光を照射することによって第1の分離層120で剥離現象を起こさせる際に光の減衰(ロス)が大きくなるので、第1の基材100を第1の分離層120で剥離する際に大きな光量を必要とする。また、第1の基材100は、信頼性の高い材料で構成されているのが好ましく、特に、耐熱性に優れた材料で構成されているのが好ましい。その理由は、後述する第2工程において第1の基材100の上に薄膜デバイス層140や中間層142を形成する際に、その種類や形成方法によっては、基板温度が例えば350~1000℃程度の温度になることがあるので、このような場合でも、第1の基材100が耐熱性に優れていれば、第1の基材100上に薄膜デバイス層140等を形成する際の温度条件等に対する制約を減らすことができるからである。従って、第1の基材100は、薄膜デバイス層140を形成する際の最高温度を T_{max} としたとき、歪点が T_{max} 以上の材料で構成されているものが好ましい。具体的には、第1の基材100の構成材料は、歪点が350℃以上のものが好ましく、さらには500℃以上のものがより好ましい。このようなものとしては、例えば、石英ガラス、コーニング7059、日本電気ガラス製のOA-2等の耐熱性ガラスが挙げられる。

【0023】第1の基材100の厚さは、特に限定されないが、通常は、0.1mm~5.0mm程度であるの

が好ましく、0.5mm~1.5mm程度であるのがより好ましい。第1の基材100の厚さが薄すぎると、強度が低すぎて製造工程中に第1の基材100が割れるおそれがある。これに対して、第1の基材100として透過率が低いものを用いたにもかかわらず、第1の基材100が厚すぎると、後述する第4工程において第1の基材100の裏側からレーザ光を照射する際に、光の減衰が大きくなる。なお、第1の基材100の透過率が高い場合には、その厚さは、前記上限値(5.0mm)を超えるものであってもよい。また、光を均一に照射できるように、第1の基材100の厚さは、均一であるのが好ましい。

【0024】本形態において、第1の分離層120は、光や熱等といった物理的作用を受けることで第1の基材100と薄膜デバイス層140とを分離するものである。この第1の分離層120としては、例えば、照射されたエネルギー光を吸収し、その層内および/または界面において剥離(以下、「層内剥離」、「界面剥離」という。)を生じするような性質を有するものを用いることができる。

【0025】本発明では、第1の分離層120として、レーザ光等のエネルギー光の照射を行ったときにガスを発生させる元素、例えば水素や窒素を含有するアモルファスシリコン膜を形成する。本形態では、水素含有のアモルファスシリコン膜を用いる。このアモルファスシリコン膜は、水素含有量が2原子%以上程度であるのが好ましく、2~20原子%程度であることがより好ましい。このように、水素含有のアモルファスシリコン膜を用いると、後述する第4工程においてレーザ光等のエネルギー光を照射したときにアモルファスシリコン膜がポリシリコン膜に相転移を起こすとともに、アモルファスシリコン膜は、水素を放出して第1の分離層120に内圧を発生させ、それが剥離を起こす力となる。

【0026】水素含有のアモルファスシリコン膜は、例えば、水素を含むガス中でのプラズマCVD法によって形成できる。この場合に、アモルファスシリコン中の水素の含有量は、成膜条件、例えばガス組成、ガス圧、ガス雰囲気、ガス流量、温度、基板温度、投入パワー等の条件を適宜設定することにより調整することができる。このように、プラズマCVD法によってアモルファスシリコン膜を形成すると、成膜速度が高いので、生産性を向上することができる。また、プラズマCVD法によってアモルファスシリコン膜を形成すると、成膜中に水素がアモルファスシリコン膜に含有されることになるので、別の工程でアモルファスシリコン膜に水素を導入する必要がないという利点がある。

【0027】この場合には、後に薄膜デバイスなどを形成する第2の工程を経る際に、プロセス温度が分離層中の水素が脱離する温度(350℃~400℃)を越えないように注意する必要がある。

【0028】また、水素含有のアモルファスシリコン膜は、LPCVD法などによって水素を含有していないアモルファスシリコン膜、あるいは水素をごく微量だけ含有するアモルファスシリコン膜を形成した後、水素イオンをイオン注入あるいはイオンドーピングしてもよい。この方法によれば、アモルファスシリコンのプロセス条件に左右されずに、一定量以上の水素をアモルファスシリコン膜内に含有させることができる。また、この方法によれば、後で述べる第2の工程の中で分離層中の水素が脱離する温度を越えるような工程があったとしても、その後に水素イオンを注入あるいはイオンドーピングすることにより分離層中に一定量以上の水素を含有させることができる。

【0029】第1の分離層120の厚さは、通常は、1nm~20μm程度であるのが好ましく、5nm~2μm程度であるのがより好ましく、5nm~1μm程度であるのがさらに好ましい。第1の分離層120の膜厚が薄すぎると、第1の分離層120の均一性が損なわれるため、剥離にムラが生じることがある。また、第1の分離層120の膜厚が厚すぎると、第1の分離層120に照射するレーザ光等のエネルギー光のパワー（光量／エネルギー密度）を大きくする必要がある。また、第1の分離層120の膜厚が厚すぎると、薄膜デバイス層140の側などに残った第1の分離層120を除去する作業に時間がかかる。なお、第1の分離層120の膜厚は、できるだけ均一であるのが望ましい。

【0030】また、第1の分離層120は、図1(b)に示すように、下地層122を介して分離層124が形成されるような構造を有していてもかまわない。この場合、下地層122は、基材100からの不純物の混入を防ぐバリア層などの役割を果たす。

【0031】（第2の工程）次に、図2に示すように、第1の分離層120上に、各種薄膜デバイスを含む薄膜デバイス層140を形成する。この図に示す例では、一点鎖線Kで示す部分を一点鎖線で囲んだ枠内に拡大して示すように、薄膜デバイス層140は、例えば、SiO₂膜からなる中間層142上に形成されたTFTを含んでいる。このTFTは、ポリシリコン膜にn型不純物を導入してなるソース・ドレイン領域146、チャネル領域144、ゲート絶縁膜148、ゲート電極150、層間絶縁膜154、およびアルミニウムなどからなるソース・ドレイン電極152を備えている。中間層142としてはSiO₂膜を使用しているが、Si₃N₄等のその他の絶縁膜を形成することもできる。ここで用いる中間層142の厚みは、その形成目的や発揮し得る機能の程度に応じて適宜決定されるが、通常は、10nm~5μm程度であるのが好ましく、40nm~1μm程度であるのがより好ましい。中間層142は、例えば、薄膜デバイス層140を物理的または化学的に保護する保護層、絶縁層、導電層、レーザー光の遮光層、マイグレー

ション防止のバリア層、または反射層として形成される。なお、場合によっては、SiO₂膜等の中間層142を形成せず、第1の分離層120上に直接、薄膜デバイス層140を形成してもよい。

【0032】図2に示す例では、薄膜デバイス層140は、TFT等の薄膜デバイスを含む層であるが、この薄膜デバイス層140に形成される薄膜デバイスは、TFT以外にも、製造する機器の種類に応じて、例えば、薄膜ダイオード、シリコンのPIN接合からなる光電変換素子（光センサ、太陽電池）、シリコン抵抗素子、その他の薄膜半導体デバイス、各種電極（例：ITO、メサ膜のような透明電極）、スイッチング素子、メモリー、圧電素子等のアクチュエータ、マイクロミラー（ピエゾ薄膜セラミックス）、磁気記録薄膜ヘッド、コイル、インダクター、薄膜高透磁材料およびそれらを組み合わせたマイクロ磁気デバイス、フィルター、反射膜、ダイクロミックミラー等であってもよい。これらいずれの薄膜デバイスも、一般的には比較的高いプロセス温度を経て形成される。従って、このような薄膜デバイスを形成する場合にも、前記したように、第1の基材100としては、そのプロセス温度に耐え得る信頼性の高いものを用いる必要がある。

【0033】（第3の工程）次に、図3に示すように、薄膜デバイス層140の上（第1の基材100とは反対側）に接着層160を介して第2の基材180を接着する。

【0034】接着層160を構成する接着剤の好適な例としては、反応硬化型接着剤、熱硬化型接着剤、紫外線硬化型接着剤等の光硬化型接着剤、嫌気硬化型接着剤等の接着剤が挙げられる。この接着剤の組成としては、例えば、エポキシ系、アクリレート系、シリコン系等、いかなるものであってもよい。このような接着層160の形成は、例えば塗布法によりなされる。

【0035】接着層160に硬化型接着剤を用いる場合には、例えば薄膜デバイス層140上に接着剤を塗布し、その上に第2の基材180を接合した後、接着剤の特性に応じた硬化方法により接着剤を硬化させて薄膜デバイス層140と第2の基材180とを接着固定する。

【0036】接着層160に光硬化型接着剤を用いた場合には、例えば薄膜デバイス層140上に接着剤を塗布し、その上に第2の基材180を接合した後、光透過性の第1の基材100の側または光透過性の第2の基材180の側のうちの一方の側から接着剤に光を照射することにより接着剤を硬化させて薄膜デバイス層140と第2の基材180とを接着固定する。なお、光透過性の第1の基材100の側、および光透過性の第2の基材180の側の双方から接着剤に光を照射してもよい。ここで用いる接着剤としては、薄膜デバイス層140に影響を与えにくい紫外線硬化型等の接着剤が望ましい。

【0037】接着層160としては水溶性接着剤を用い

することもできる。この種の水溶性接着剤として、例えばケミテック株式会社製のケミシール U-451D (商品名)、株式会社スリーボンド製のスリーボンド3046 (商品名) 等を挙げることができる。

【0038】薄膜デバイス層140の側に接着層160を形成する代わりに、第2の基材180の側に接着層160を形成し、この接着層160を介して、薄膜デバイス層140に第2の基材180を接着してもよい。第2の基材180自体が接着機能を有する場合等には、接着層160の形成を省略してもよい。

【0039】第2の基材180は、第1の基材100と比較して、耐熱性や耐食性等といった特性が劣るものであってもよい。すなわち、本発明では、第1の基材100の側に薄膜デバイス層140を形成した後、この薄膜デバイス層140を第2の基材180に転写するため、第2の基材180には、薄膜デバイス層140を形成する際の温度条件に耐え得ること等といった特性が要求されない。従って、薄膜デバイス層140の形成の際の最高温度を T_{max} としたとき、転写体140を構成する材料としては、ガラス転移点(T_g)または軟化点が T_{max} 以下のものを用いることができる。例えば、第2の基材180は、ガラス転移点(T_g)または軟化点が800℃以下あるいは500℃以下のものを用いることができ、さらには320℃以下のものであってもよい。

【0040】第2の基材180の機械的特性としては、製造する機器の種類によっては、ある程度の剛性(強度)を有するものが用いられるが、可撓性、弾性を有するものであってもよい。

【0041】第2の基材180としては、例えば、融点がそれほど高くない安価なガラス基板、シート状の薄いプラスチック基板、あるいはかなり厚めのプラスチック基板など、製造する機器の種類によって最適なものが用いられる。また、第2の基材180は、平板でなく、湾曲しているものであってもよい。

【0042】第2の基材180としてプラスチック基板を用いる場合に、それを構成する合成樹脂としては、熱可塑性樹脂、熱硬化性樹脂のいずれでもよい。例えば、ポリエチレン、ポリプロピレン、エチレン-ブレン共重合体、エチレン-酢酸ビニル共重合体(EVA)等のポリオレフィン、環状ポリオレフィン、変性ポリオレフィン、ポリ塩化ビニル、ポリ塩化ビニリデン、ポリスチレン、ポリアミド、ポリイミド、ポリアミドイミド、ポリカーボネート、ポリ(4-メチルペンテン-1)、アイオノマー、アクリル系樹脂、ポリメチルメタクリレート、アクリル-スチレン共重合体(AS樹脂)、ブタジエン-スチレン共重合体、ポリオ共重合体(EVOH)、ポリエチレンテレフタレート(PET)、ポリブチレンテレフタレート(PBT)、プリシクロヘキサントレフタレート(PCT)等のポリエステル、ポリエーテル、ポリエーテルケトン(PEK)、ポ

リエーテルエーテルケトン(PEEK)、ポリエーテルイミド、ポリアセタール(POM)、ポリフェニレンオキシド、変形ポリフェニレンオキシド、ポリアリレート、芳香族ポリエステル(液晶ポリマー)、ポリテトラフルオロエチレン、ポリフッ化ビニリデン、その他フッ素系樹脂、スチレン系、ポリオレフィン系、ポリ塩化ビニル系、ポリウレタン系、フッ素ゴム系、塩素化ポリエチレン系等の各種熱可塑性エラストマー、エポキシ樹脂、フェノール樹脂、ユリア樹脂、メラミン樹脂、不飽和ポリエステル、シリコーン樹脂、ポリウレタン等、またはこれらを主とする共重合体、ブレンド体、ポリマーアロイ等が挙げられ、これらのうち1種、または2種以上を積層した積層体を用いることができる。

【0043】第2の基材180としてプラスチック基板を用いた場合には、大型の第2の基材180を一体的に成形することができる。また、第2の基材180がプラスチック基板であれば、湾曲面や凹凸を有するもの等、複雑な形状であっても容易に製造することができる。さらに、第2の基材180がプラスチック基板であれば、材料コストや製造コストが低く済むという利点もある。それ故、第2の基材180がプラスチック基板であれば、大型で安価なデバイス(例えば、液晶表示装置)を製造する際に有利である。

【0044】第2の基材180としてガラス基板を用いる場合には、それを構成するガラス材としては、例えば、ケイ酸ガラス(石英ガラス)、ケイ酸アルカリガラス、ソーダ石灰ガラス、カリ石灰ガラス、鉛(アルカリ)ガラス、バリウムガラス、ホウケイ酸ガラス等が挙げられる。このうち、ケイ酸ガラス以外のものは、ケイ酸ガラスと比較して融点が低いが、成形や加工等が比較的容易であり、かつ、安価であるので、好ましい。

【0045】本形態において、第2の基材180は、例えば、アクティブマトリクス型液晶表示装置(電気光学装置)のアクティブマトリクス基板を薄膜デバイス装置として構成した場合のように、それ自体が独立してデバイスの基体を構成するものや、例えばカラーフィルタ、電極層、誘電体層、絶縁層、半導体素子のように、デバイスの一部を構成するものであってもよい。

【0046】さらに、第2の基材180は、金属、セラミックス、石材、木材紙等の物質であってもよいし、ある品物を構成する任意の面上、例えばプリント基板の上等であってもよい。

【0047】(第4の工程)次に、図4に示すように、基板100の裏面側からエネルギー光を照射する。この工程では、エネルギー光として、例えばレーザ光を用いる。基板100の裏面側から照射されたレーザ光は、第1の基材100を透過した後第1の分離層120に届く。これにより、第1の分離層120に層内剥離または界面剥離の一方、あるいは双方が生じる。

【0048】従って、図5に示すように、第1の基材1

00を剥がすように力を加えると、第1の基材100を第1の分離層120で容易に剥がすことができる。その結果、薄膜デバイス層140を第2の基材180の方に転写することができる。この工程において、レーザ光の照射によって第1の分離層120において層内剥離や界面剥離が生じる原理は、レーザ光の照射によって第1の分離層120を構成する水素含有のアモルファスシリコン膜がポリシリコン膜に相転移するとともに、アモルファスシリコン膜から水素ガスが放出されることによるものである。

【0049】第1の基材100を剥がした後は、薄膜デバイス層140の側に第1の分離層120が残ることがある。このような場合には、図6に示すように、残存している分離層120を、例えば洗浄、エッチング、アッシング、研磨等の方法またはこれらを組み合わせた方法により除去する。また、剥がした第1の基材100に第1の分離層120の一部が付着している場合にも同様に除去すれば、第1の基材100が石英ガラスのような高価な材料、希少な材料で構成されている場合に第1の基材100を再利用(リサイクル)することにより、製造コストの低減を図ることができる。

【0050】この工程にて照射されるエネルギー光としては、第1の分離層120で層内剥離または界面剥離を起こさせるものであればいかなるものでもよく、例えば、紫外線、可視光、赤外線(熱線)等が挙げられる。その中でも、第1の分離層120に相転移や水素ガスの放出を生じさせ易いという点ではレーザ光が好ましい。

【0051】レーザ光としては、各種気体レーザ、固体レーザ(半導体レーザ)等が挙げられるが、エキシマレーザ、Nd-YAGレーザ、Arレーザ、CO₂レーザ、COレーザ、He-Neレーザ等が好適に用いられ、その中でもエキシマレーザが特に好ましい。このエキシマレーザは、短波長域で高エネルギーを出力するため、極めて短時間で第1の分離層120に相転移や水素ガスの放出を生じさせることができる。従って、レーザ光を照射したとき、第1の基材100や第2の基材180等に温度上昇をほとんど生じさせることがないので、第1の基材100や第2の基材180等を劣化あるいは破損させることなく、第1の分離層120で剥離することができる。

【0052】図7に示すように、本形態で用いた第1の基材100は、300nm以上の波長に対して透過率が急峻に増大する特性を有する。従って、このような場合には、300nm以上の波長の光、例えば、Xe-CIエキシマレーザー光(波長308nm)等を照射する。

【0053】このようにして、第1の基材100の裏面側からレーザ光を照射してアモルファスシリコン膜(第1の分離層120)をアニールすると、図8に示すように、アモルファスシリコン膜(α -Si)は、ポリシリコン膜(Poly-Si)に転移する。但し、あまりに

エネルギー密度の高い光を照射すると、第1の分離層120を構成するシリコン膜が損傷して荒れた状態(アブレーション)にまでなってしまう、薄膜デバイス層140を損傷させてしまう。一方、エネルギー密度の低いレーザ光の照射では、アモルファスシリコン膜からポリシリコン膜への転移や水素ガスの発生がスムーズに起こらず、第1の分離層120での剥離が適正に進まない。また、図8において、レーザ光を照射したときシリコン膜が損傷しない領域と、シリコン膜にアブレーションが発生して損傷してしまう領域との境界を実線で示すように、シリコン膜を損傷させてしまうエネルギー密度のレベルは、シリコン膜中の水素量によって変化する。すなわち、水素含有量が高いシリコン膜であるほど、シリコン膜を損傷させてしまうエネルギー密度のレベルが低く、水素含有量が低いシリコン膜であるほど、シリコン膜を損傷させてしまうエネルギー密度のレベルが高い。そこで、本形態では、第1の分離層120に対するエネルギー光の照射を開始した初期の段階では、第1の分離層120を構成するシリコン膜に含まれる水素量が多いので、シリコン膜が損傷しないように、例えば150mJ/cm²くらいのエネルギー密度の低い光を照射し、このエネルギー光の照射によってシリコン膜から水素ガスが抜けた後は、例えば350mJ/cm²くらいのエネルギー密度の高い光を照射する。

【0054】このような条件でレーザ光を照射する方法としては、エネルギー光のエネルギー密度を連続的、あるいは段階的に変化させてもよい。

【0055】例えば、図9(a)、(b)に模式的に示すように、第1の基材100の面内方向で直交するX方向およびY方向のうち、X方向に延びるラインビーム(レーザ光)のY方向におけるエネルギー強度のプロファイルがガウシアン分布を有するように設定し、かつ、このラインビームをY方向に少しずつずらしていく。このような方法を採用すると、第1の分離層120からみれば、いずれの箇所も所定の時間、レーザ光の照射を連続して受けるが、その間、エネルギー強度は、図9

(b)に矢印Lで示すエネルギー強度のプロファイルに沿って変化する。従って、第1の分離層120のいずれの箇所も、最初はエネルギー強度がかなり低いレーザ光の照射を受け、そのうちに、150mJ/cm²くらいのエネルギー密度の低いレーザ光を受けた後、350mJ/cm²くらいのエネルギー密度の高いレーザ光を受けることになる。

【0056】また、図10(a)、(b)に模式的に示すように、第1の基材100の面内方向で直交するX方向およびY方向のうち、X方向に延びるラインビーム(レーザ光)のY方向におけるエネルギー強度のプロファイルが矩形形状あるいは台形状の分布を有するように設定し、かつ、このラインビームをY方向にずらしていく。そして、基板全面へのレーザ光の照射が終わり

10

20

30

40

50

ば、同一の基板に対して同様なレーザ照射を繰り返す。その際には、図10(a)、(b)に示すように、エネルギー強度を段階的に高めていく。その結果、1回目の照射時には、 $150\text{ mJ}/\text{cm}^2$ くらいのエネルギー密度の低いレーザ光を受け、最後には $350\text{ mJ}/\text{cm}^2$ くらいのエネルギー密度の高いレーザ光を受けることになる。

【0057】第1の基材100の裏面側からレーザ光を照射したとき、第1の分離層120を透過した照射光が薄膜デバイス層140にまで達して悪影響を及ぼす場合の対策としては、例えば、図11に示すように、レーザ光を吸収する第1の分離層120上にタンタル(Ta)等の金属膜124を形成する方法がある。この方法によれば、第1の分離層120を透過したレーザー光は、金属膜124の界面で完全に反射されるので、それより上層に形成された薄膜デバイス層140に悪影響を与えない。

【0058】以上の各工程を経て、薄膜デバイス層140の第2の基材180への転写が完了し、第2の基材180上に薄膜デバイス層140が転写された薄膜デバイス装置1を製造することができる。また、薄膜デバイス層140が形成された第2の基材180を所望の材料上に搭載したものを薄膜デバイス装置としてもよい。

【0059】なお、第1の基材100から第2の基材180に薄膜デバイス層140を転写した後は、必要に応じて、薄膜デバイスに隣接する不要な SiO_2 膜などを除去する。また、第1の基材100から第2の基材180に薄膜デバイス層140を転写した後、この第2の基板180上で薄膜デバイス層140に対する配線用の導電層や保護膜の形成を行ってもよい。

【0060】このように、本形態の薄膜デバイス装置1の製造方法では、被剥離物である薄膜デバイス層140自体を直接に剥離するのではなく、薄膜デバイス層140と第1の基材100とを第1の分離層120で剥がす。このため、薄膜デバイス層140の側から第1の基材100を容易、かつ、確実に剥がすことができる。従って、剥離操作に伴う薄膜デバイス層140へのダメージがなく、信頼性の高い薄膜デバイス装置1を製造することができる。

【0061】また、本形態では、第4の工程において、レーザ光を照射していくうちに第1の分離層120を構成するシリコン膜の性質が変化していくのに合わせてエネルギー密度を低密度から高密度に変化させるので、第1の分離層120を構成するシリコン膜が損傷しない範囲内で、エネルギー密度の高いレーザ光を照射することができる。それ故、第1の分離層120の層内あるいは界面での剥離をスムーズに、かつ、確実に進行させることができる。よって、本形態によれば、信頼性の高い薄膜デバイス装置1を効率よく製造できる。

【0062】〔第2の実施の形態〕図12ないし図14

を参照して、本発明の第2の実施の形態を説明する。

【0063】図12ないし図14はいずれも、本形態の薄膜デバイス装置の製造方法のうち、第1の実施の形態と略同様、第4の工程で薄膜デバイス層140を第2の基材に転写した後に行う各工程の様子を示す工程断面図である。

【0064】本形態は、実施の形態1で説明した第4の工程の後、薄膜デバイス層140を第2の基材180から第3の基材に再度、転写することに特徴を有し、第1の実施の形態と略同様な方法で第2の基材180への薄膜デバイス層140の転写を行う。従って、本形態でも、第1の実施の形態に関して説明した第1ないし第4の工程を略同様に行うので、これらの工程については、詳細な説明を省略する。

【0065】本形態でも、図1(a)に示すように、第1の基材100上に、水素を含有するアモルファスシリコン膜からなる第1の分離層120を形成した後(第1の工程)、図2に示すように、この第1の分離層120上に薄膜デバイス層140を形成する(第2の工程)。次に、図3に示すように、薄膜デバイス層140の第1の基材100と反対側に第2の基材180を接着する(第3の工程)。本形態では、後述するように、第2の基材180も薄膜デバイス層140の側から剥がすので、接着層160に代えて、図12を参照して後述するように、第2の基材180を第2の分離層160'を介して薄膜デバイス層140に接着する。この第2の分離層160'としては、熱溶融性接着剤や水溶性接着剤などの接着剤を用いることができる。以下の説明では、第2の分離層160'を熱溶融性接着剤によって形成した例を説明する。次に、図4ないし図6に示すように、第1の分離層120にレーザ光などのエネルギー光を照射して第1の分離層120で剥離現象を起こさせ、薄膜デバイス層140を第2の基材180に転写する(第4の工程)。この第4の工程では、第10の分離層に照射するレーザ光のエネルギー密度を低密度から高密度に変化させる。

【0066】(第5の工程)このようにして、薄膜デバイス層140を第2の基材180に転写した後は、図12に示すように、薄膜デバイス層140の下面(第2の基材180と反対側)に接着層190を介して第3の基材200を接着する。この接着層190を構成する接着剤の好適な例としては、反応硬化型接着剤、熱硬化型接着材、紫外線硬化型接着剤等の光硬化型接着剤、嫌気硬化型接着剤等の各種の硬化型の接着剤が挙げられる。接着剤の組成としては、例えば、エポキシ系、アクリレート系、シリコン系等、いかなるものでもよい。このような接着層190の形成は、例えば塗布法によりなされる。

【0067】接着層190として硬化型接着剤を用いる場合、例えば薄膜デバイス層140の下面に硬化型接着

10

20

30

40

50

剤を塗布した後、第3の基材200を接合し、しかる後に、硬化型接着剤の特性に応じた硬化方法により硬化型接着剤を硬化させて、薄膜デバイス層140と第3の基材200とを接着固定する。

【0068】接着層190として光硬化型接着剤を用いる場合、好ましくは光透過性の第3の基材200の裏面側から光を照射する。接着剤としては、薄膜デバイス層140に影響を与えにくい紫外線硬化型等の接着剤を用いれば、光透過性の第2の基材180側から光を照射してもよいし、第2の基材180の側および第3の基材200の側の双方から光を照射してもよい。なお、第3の基材200に接着層190を形成し、その上に薄膜デバイス層140を接着しても良い。また、第3の基材200自体が接着機能を有する場合等には、接着層190の形成を省略しても良い。

【0069】第2の基材180および第3の基材200は、第1の基材100と比較して、耐熱性や耐食性等といった特性が劣るものであってもよい。すなわち、本形態では、第1の基材100の側に薄膜デバイス層140を形成した後、この薄膜デバイス層140を第2の基材180に転写し、しかる後に第3の基材200に転写するため、第2の基材180および第3の基材200には、薄膜デバイス層140を形成する際の温度条件に耐え得ること等といった特性が要求されない。従って、薄膜デバイス層140の形成の際の最高温度を T_{max} としたとき、第2の基材180および第3の基材200を構成する材料としては、ガラス転移点(T_g)または軟化点が T_{max} 以下のものを用いることができる。例えば、第2の基材180は、ガラス転移点(T_g)または軟化点が800℃以下あるいは500℃以下のものを用いることができ、さらには320℃以下のものであってもよい。

【0070】第3の基材200の機械的特性としては、製造する機器の種類によっては、ある程度の剛性(強度)を有するものが用いられるが、可撓性、弾性を有するものであってもよい。

【0071】第3の基材200としては、例えば、融点がそれほど高くない安価なガラス基板、シート状の薄いプラスチック基板、あるいはかなり厚めのプラスチック基板など、製造する機器の種類によって最適なものが用いられる。また、第3の基材200は、平板でなく、湾曲しているものであってもよい。

【0072】第3の基材200としてプラスチック基板を用いる場合に、それを構成する合成樹脂としては、熱可塑性樹脂、熱硬化性樹脂のいずれでもよい。例えば、ポリエチレン、ポリプロピレン、エチレン-ブレン共重合体、エチレン-酢酸ビニル共重合体(EVA)等のポリオレフィン、環状ポリオレフィン、変性ポリオレフィン、ポリ塩化ビニル、ポリ塩化ビニリデン、ポリスチレン、ポリアミド、ポリイミド、ポリアミドイミド、

ポリカーボネート、ポリ(4-メチルペンテン-1)、アイオノマー、アクリル系樹脂、ポリメチルメタクリレート、アクリル-スチレン共重合体(AS樹脂)、ブタジエン-スチレン共重合体、ポリオ共重合体(EVOH)、ポリエチレンテレフタレート(PET)、ポリブチレンテレフタレート(PBT)、ポリシクロヘキサントレフタレート(PECT)等のポリエステル、ポリエーテル、ポリエーテルケトン(PEK)、ポリエーテルエーテルケトン(PEEK)、ポリエーテルイミド、ポリアセタール(POM)、ポリフェニレンオキシド、変形ポリフェニレンオキシド、ポリアリレート、芳香族ポリエステル(液晶ポリマー)、ポリテトラフルオロエチレン、ポリフッ化ビニリデン、その他フッ素系樹脂、スチレン系、ポリオレフィン系、ポリ塩化ビニル系、ポリウレタン系、フッ素ゴム系、塩素化ポリエチレン系等の各種熱可塑性エラストマー、エポキシ樹脂、フェノール樹脂、ユリア樹脂、メラミン樹脂、不飽和ポリエステル、シリコン樹脂、ポリウレタン等、またはこれらを主とする共重合体、ブレンド体、ポリマーアロイ等が挙げられ、これらのうち1種、または2種以上を積層した積層体を用いることができる。

【0073】第3の基材200としてプラスチック基板を用いた場合には、大型の第3の基材200を一体的に成形することができる。また、第3の基材200がプラスチック基板であれば、湾曲面や凹凸を有するもの等、複雑な形状であっても容易に製造することができる。さらに、第3の基材200がプラスチック基板であれば、材料コストや製造コストが低く済むという利点もある。それ故、第3の基材200がプラスチック基板であれば、大型で安価なデバイス(例えば、液晶表示装置)を製造する際に有利である。

【0074】第3の基材200としてガラス基板を用いる場合には、それを構成するガラス材としては、例えば、ケイ酸ガラス(石英ガラス)、ケイ酸アルカリガラス、ソーダ石灰ガラス、カリ石灰ガラス、鉛(アルカリ)ガラス、バリウムガラス、ホウケイ酸ガラス等が挙げられる。このうち、ケイ酸ガラス以外のものは、ケイ酸ガラスと比較して融点が低い、成形や加工等が比較的容易であり、かつ、安価であるので、好ましい。

【0075】本形態において、第3の基材200は、例えば、アクティブマトリクス型液晶表示装置(電気光学装置)のアクティブマトリクス基板を構成する場合のように、それ自体独立したデバイスを構成するものや、例えばカラーフィルタ、電極層、誘電体層、絶縁層、半導体素子のように、デバイスの一部を構成するものであってもよい。

【0076】さらに、第3の基材200は、金属、セラミックス、石材、木材紙等の物質であってもよいし、ある品物を構成する任意の面上、例えばプリント基板の上等であってもよい。

【0077】（第6の工程）次に、図13に示すように、熱溶融性接着剤からなる第2の分離層160'を加熱し、熱溶融させる。この結果、第2の分離層160'の接着力が弱まるため、第2の基材180を薄膜デバイス層140の側から剥がすことができる、この第2の基材180についても、付着した熱溶融性接着剤を除去することで、繰り返し使用することができる。また、第2の分離層160'として水溶性接着剤を用いた場合には、少なくとも第2の分離層160'を含む領域を純水に浸せばよい。

【0078】次に、図14に示すように、薄膜デバイス層140の表面に残る第2の分離層160'を除去する。その結果、第3の基材200に薄膜デバイス層140が転写された薄膜デバイス装置1を製造することができる。

【0079】なお、第1の基材100から第2の基材180に薄膜デバイス層140を転写した後は、必要に応じて、薄膜デバイスに隣接する不要なSiO₂膜などを除去する。また、第1の基材100から第2の基材180に薄膜デバイス層140を転写した後、あるいは第2の基材180から第3の基材200に薄膜デバイス層140を転写した後、第2の基材200あるいは第3の基材200上で薄膜デバイス層140に対する配線等の導電層や保護膜の形成等を行ってもよい。

【0080】このように、本形態の薄膜デバイス装置1の製造方法では、第4の工程において、レーザ光を照射していくうちに第1の分離層120を構成するシリコン膜の性質が変化していくのに合わせてエネルギー密度を低密度から高密度に変化させるので、第1の分離層120を構成するシリコン膜が損傷しない範囲内で、エネルギー密度の高いレーザ光を照射することができるなど、実施の形態1と同様な効果を奏する。また、本形態では、薄膜デバイス層140を2回、転写するので、第3の基材200上での薄膜デバイス層140の積層関係は、図2に示すように第1の基材100上に薄膜デバイス層140を形成したときの積層関係と同じである。

【0081】[その他の実施の形態]なお、上記の第1および第2の実施の形態のいずれにおいても、プラズマCVD法（425℃）により形成した水素含有のアモルファスシリコン膜を第1の分離層120として用いたが、水素を含有しないアモルファスシリコン、あるいは水素を少量だけ含有するアモルファスシリコンを形成した以降、図4および図5に示す剥離工程を行う前の所定の時期に水素イオンを導入したアモルファスシリコン膜を第1の分離層120として用いてもよい。

【0082】[第1の実施例]本発明の第1の実施の形態の具体例として、図15ないし図25を参照して、第1の基材100の側に、CMOS構造のTFT（薄膜デバイス）を含む薄膜デバイス層140を形成し、このデバイス層140を第2の基材180に転写した薄膜デバ

イス装置の製造方法を説明する。図15ないし図25は、この製造方法の工程断面図である。

【0083】（第1の工程）図15に示すように、本例では、石英基板などの透光性の基板からなる第1の基材100上に、水素含有のアモルファスシリコン膜からなる第1の分離層120を形成する。本例では、縦50mm×横50mm×厚さ1.1mmの石英基板（軟化点：1630℃、歪点：1070℃、エキシマレーザの透過率：ほぼ100%）からなる第1の基材100を用意し、この第1の基材100の片面に対して、原料ガスとしてSi₂H₆ガスをを用いたプラズマCVD法（425℃）により、膜厚が1000nmの水素含有のアモルファスシリコン膜からなる第1の分離層120を形成する。

【0084】（第2の工程）次に、第1の分離層120の上に、プラズマCVD法（SiH₄+O₂ガス、100℃）により、膜厚が2000nmのSiO₂膜からなる中間層142を形成する。

【0085】次に、中間層142の上に、LPCVD法（Si₂H₆ガス、425℃）により膜厚が50nmアモルファスのシリコン膜143を形成する。このシリコン膜143はTFTの能動層を形成するための半導体膜である。

【0086】次に、第1の基材100においてシリコン膜143が形成されている側から、波長が308nmのレーザ光を照射し、シリコン膜143にレーザアニールを施す。これにより、シリコン膜143は、再結晶化してアモルファスシリコン膜からポリシリコン膜となる。ここで言うレーザ光の照射は、第4の工程において第1の分離層120で剥離現象を起こさせるために照射するレーザ光と比較してエネルギー密度はかなり低い。

【0087】次に、図16に示すように、シリコン膜143をパターニングして、チャネルパターンとしてアイランド144a、144bを形成する。

【0088】次に、図17に示すように、TEOS-CVD法（SiH₄+O₂ガス）により、膜厚が1200nmのSiO₂からなるゲート絶縁膜148を形成する。

【0089】次に、図18に示すように、ポリシリコン膜あるいは金属等からなるゲート電極150a、150bを形成する。

【0090】次に、図19に示すように、アイランド144aを覆うようにポリイミド等からなるマスク層170を形成し、この状態で、例えばボロン（b）のイオン注入を行う。これによって、アイランド144bには、ゲート電極150bに対してセルフアライン的にP⁺層172a、172b（ソース・ドレイン領域）が形成される。このボロンイオン注入工程では、例えば、B₂H₆（5%）+H₂（95%）の混合ガスをプラズマ化し、それにより生成されたボロンイオン及び水素イオン

10

20

30

40

50

を加速して、質量分析器を介さずにイオン導入を行うと、同じ加速電圧であっても、質量の重いボロンイオンは上層側のポリシリコン膜（アイランド 144b）に止まる一方で、質量の軽い水素イオンはより深く打ち込まれて、第 1 の分離層 120 まで到達する。

【0091】次に、図 20 に示すように、アイランド 144b を覆うようにポリイミド等からなるマスク層 174 を形成し、この状態で、例えば、リン（P）のイオン注入を行う。これによって、アイランド 144a には、ゲート電極 150a に対してセルフアライン的に n^+ 層 146a、146b（ソース・ドレイン領域）が形成される。この場合にも、例えば PH_3 （5%）+ H_2 （95%）の混合ガスをプラズマ化し、それにより生成されたリンイオン及び水素イオンを加速して、質量分析器を介さずにイオン導入を行うと、同じ加速電圧であっても、質量の重いリンイオンは、上層側のポリシリコン膜（アイランド 144a）に止まる一方で、質量の軽い水素イオンはより深く打ち込まれて、第 1 の分離層 120 まで到達する。

【0092】次に、図 21 に示すように、層間絶縁膜 154 を形成した後、この層間絶縁膜 154 を選択的にエッチングしてコンタクトホールを形成した後、ソース・ドレイン電極 152a、152b、152c、152d を形成する。

【0093】このようにして、CMOS 構造の TFT を備えた薄膜デバイス層 140 が形成される。なお、層間絶縁層 154 上にはさらに保護膜を形成してもよい。

【0094】（第 3 の工程）次に、図 22 に示すように、CMOS 構成の TFT を備える薄膜デバイス層 140 の上に接着層としてのエポキシ樹脂からなる接着層 160 を形成した後、この接着層 160 を介して、薄膜デバイス層 140 に対して、縦 200mm×横 300mm×厚さ 1.1mm のソーダガラスからなる第 2 の基材 180 を貼り付ける。次に、接着層 160 に熱を加えてエポキシ樹脂を硬化させ、第 2 の基材 180 と薄膜デバイス層 140 の側とを接着する。なお、接着層 160 は紫外線硬化型接着剤でもよい。この場合には、第 2 の基材 180 側から紫外線を照射してポリマーを硬化させる。

【0095】（第 4 の工程）次に、図 23 に示すように、透光性基板からなる第 1 の基材 100 の裏面から、例えば、波長が 308nm の Xe-C1 エキシマレーザ光を照射する。照射されたレーザ光は、第 1 の基材 100 を透過して第 1 の分離層 120 に届く。この工程では、第 1 の分離層 120 に対するエネルギー光の照射を開始した初期の段階では、第 1 の分離層 120 を構成するシリコン膜に含まれる水素量が多いので、シリコン膜が損傷しないように、例えば $150\text{ mJ}/\text{cm}^2$ くらいのエネルギー密度の低い光を照射し、このエネルギー光の照射によってシリコン膜から水素ガスが抜けた後は、例えば $350\text{ mJ}/\text{cm}^2$ くらいのエネルギー密度の高

い光を照射する。その結果、第 1 の分離層 120 を構成する水素含有のアモルファスシリコン膜では、ポリシリコン膜への層転移と、水素ガスの発生が起こり、第 1 の分離層 120 の層内および／または界面において剥離が生じる。

【0096】なお、エキシマレーザの照射は、スポットビーム照射とラインビーム照射のいずれをも用いることができる。スポットビーム照射の場合は、所定の単位領域（例えば $8\text{ mm} \times 8\text{ mm}$ ）にスポット照射しこのスポット照射を、各回の照射条件を変え、かつ、照射領域が重ならないようにビーム走査しながら照射していく。また、ラインビーム照射の場合は、所定の単位領域（例えば、 $378\text{ mm} \times 0.1\text{ mm}$ や 0.3 mm を同じく、各回の照射領域を少しずつ重ねながら、あるいは完全にずらしながらビーム走査していく。

【0097】このようにして第 1 の分離層 120 で剥離現象を起こさせてから、図 24 に示すように、薄膜デバイス層 140 の側から第 1 の基材 100 を剥がす。その結果、薄膜デバイス層 140 は第 2 の基材 180 に転写される。

【0098】次に、薄膜デバイス層 140 の裏面側に残る第 1 の分離層 120 をエッチングにより除去する。その結果、図 25 に示すように、CMOS 構成の TFT が第 2 の基材 180 に転写された薄膜デバイス装置 1 が完成する。

【0099】このようにして製造された薄膜デバイス装置 1 は、例えば、図 26（a）に示すように、プラスチック等からなるフレキシブル基板 182 上に搭載される。その結果、薄膜デバイス装置 1 によって回路が構成された CPU300、RAM320、入出力回路 360、並びにこれらの回路に電源供給するための太陽電池 340 がフレキシブル基板 180 上に搭載されたマイクロコンピュータを製造することができる。このように構成したマイクロコンピュータは、フレキシブル基板 182 上に形成されているため、図 26（b）に示すように曲げに強く、また、軽量であるために落下にも強いという利点がある。

【0100】〔第 1 の実施例の変形例 1〕本発明の第 1 の実施例では、第 1 の基材 100 上に、水素含有のアモルファスシリコン膜からなる第 1 の分離層 120 をプラズマ CVD 法（ 425°C ）により形成したが、LPCVD 法によって成膜しても、2% 程度の水素を含有するアモルファスシリコン膜を形成することができるので、この LPCVD 法で形成したアモルファスシリコン膜を第 1 の分離層 120 として用いてもよい。

【0101】〔第 1 の実施例の変形例 2〕本発明の第 1 の実施例では、第 1 の工程において、第 1 の基材 100 上に、水素含有のアモルファスシリコン膜からなる第 1 の分離層 120 をプラズマ CVD 法（ 425°C ）により形成したが、本例では、水素を含有しないアモルファス

シリコン、あるいは水素を少量だけ含有するアモルファスシリコンを形成した以降、このシリコン膜に別途、水素イオンを導入したアモルファスシリコン膜を第1の分離層120として用いる。すなわち、本例でも、第1の実施例と同様、図15ないし図25を参照して説明した各工程を行うが、本例では、図15に示す第1の工程において、第1の基材100上に、たとえばLPCVD法により、水素を含有しないアモルファスシリコン、あるいは水素を少量だけ含有するアモルファスシリコンを形成する。その代わりに、第1の工程でアモルファスシリコン膜（第1の分離層120）を形成した以降、図23に示す第4の工程でレーザ光を照射して分離層で剥離を起こさせる以前に、第1の分離層120に水素イオンを導入する。

【0102】ここで、第1の分離層120に対する水素イオンの導入は、たとえば以下のタイミングで行う。

【0103】まず、第1の例として、図15に示す第1の工程で第1の分離層120を形成すべきアモルファスシリコン膜を形成した後、中間層142を形成する前に水素イオンをイオン注入、あるいはイオンドーピングによりアモルファスシリコン膜に導入する。

【0104】また、第2の例として、図15に示す第1の工程で第1の分離層120を形成した後、第2の工程で中間層142を形成し、しかる後に、水素イオンをイオン注入、あるいはイオンドーピングによりアモルファスシリコン膜に導入してもよい。このようなタイミングで水素イオンを導入すれば、比較的高いエネルギーで効率よく水素イオンを導入することができるので、中間層142を形成する前に水素イオンを導入する方法（第1の例）と比較して短時間で処理を終えることができる。

【0105】さらに、第3の例として、図15に示す第1の工程で第1の分離層120を形成した後、第2の工程で中間層142、およびTFTの能動層を形成すべきシリコン膜143を形成した以降、レーザアニールによる結晶化工程を行う前に、水素イオンをイオン注入、あるいはイオンドーピングによりアモルファスシリコン膜に導入してもよい。このように構成すると、シリコン膜143をたとえば425℃位の温度で形成した際に、第1の分離層120に含まれていた水素が脱離することを防止することができる。また、結晶化工程前に水素イオンを導入しておけば、水素イオンの導入によって発生したダメージをこの結晶化工程で修復することができる。

【0106】〔第2の実施例〕本発明の第1の実施の形態の具体例として、図27ないし図34を参照して、第1の基材100の側に各種のTFTを含む薄膜デバイス層140を形成し、これを第2の基材180に転写して液晶表示装置（電気光学装置）のアクティブマトリクス基板（薄膜デバイス装置）の製造方法を説明する。図27は液晶表示装置の全体構成を示す分解斜視図である。

図28は、この液晶表示装置に用いたアクティブマトリクス基板の構成を示すブロック図である。図29は、本形態の液晶表示装置の要部を示す断面図である。

【0107】図27において、本形態の液晶表示装置10は、アクティブマトリクス基板440と、このアクティブマトリクス基板440に所定の間隔を介して貼り合わされた対向基板480と、この対向基板480とアクティブマトリクス基板440との間に封入された液晶460とから概略構成されている。アクティブマトリクス基板440と対向基板480とは、対向基板480の外周縁に沿って形成されたギャップ材含有のシール材（図示せず。）によって所定の間隙を介して貼り合わされ、このシール材の内側領域が液晶460の封入領域とされる。シール材としては、エポキシ樹脂や各種の紫外線硬化樹脂などを用いることができる。ここで、シール材は部分的に途切れているので、対向基板480とアクティブマトリクス基板440とを貼り合わせた後、シール材の内側領域を減圧状態にすれば、シール材の途切れ部分から液晶460を減圧注入でき、液晶460を封入した後は、途切れ部分を封止剤（図示せず。）で塞げばよい。

【0108】本形態において、対向基板480はアクティブマトリクス基板440よりも小さく、アクティブマトリクス基板440の対向基板480の外周縁よりはみ出た領域には、図28を参照して後述する走査線駆動回路700やデータ線駆動回路800等のドライバー部444が形成されている。

【0109】また、対向基板480およびアクティブマトリクス基板440の光入射側の面あるいは光出射側には、使用する液晶の種類、すなわち、TN（ツイステッドネマティック）モード、STN（スーパーTN）モード等々の動作モードや、ノーマリホワイトモード／ノーマリブラックモードの別に応じて偏光板420、500、あるいは位相差フィルムが所定の光軸方向に配置されるように貼られる。さらに、液晶表示装置10が透過型である場合には、アクティブマトリクス基板440の裏側にはバックライト400が配置される。

【0110】このように構成した液晶表示装置10に用いたアクティブマトリクス基板440では、図28に示すように、中央領域が実際の表示を行う画素部442であり、その周辺部分が駆動回路部444とされる。画素部442では、アルミニウム、タンタル、モリブデン、チタン、タングステンなどの金属膜、シリサイド膜、導電性半導体膜などで形成されたデータ線720および走査線730に接続した画素用スイッチングのTFT5がマトリクス状に配列された各画素毎に形成されている。データ線720に対しては、シフトレジスタ、レベルシフタ、ビデオライン、アナログスイッチなどを備えるデータ側駆動回路800が構成されている。走査線730に対しては、シフトレジスタおよびレベルシフタなどを

備える走査側駆動回路 700 が構成されている。

【0111】このように構成したアクティブマトリクス基板 440 において、データ線駆動回路 800 および走査線駆動回路 700 のシフトレジスタ等は、N 型の TFT 6 と P 型の TFT 7 とからなる CMOS 回路が多段に接続されている。従って、アクティブマトリクス基板 440 には、駆動回路用の N 型の TFT 6、駆動回路用の P 型の TFT 7、および画素スイッチング用の N 型の TFT 5 からなる 3 種類の TFT が形成されている。

【0112】これらの TFT のうち、駆動回路用の N 型の TFT 6 と駆動回路用の P 型の TFT 7 とは導電型が逆であるだけで、基本的な構成が同一なので、図 29 には、代表して、N 型の TFT 6 と画素スイッチング用の TFT 5 のみを示してある。

【0113】図 29 において、画素スイッチング用の TFT 5 では、画素電極 170 が液晶を介して対向基板 480 と対向させる必要があるが、本形態では、いずれの TFT も、後述するように、薄膜デバイス層 140 として第 1 の基材 100 に形成されたものが、第 2 の基材 180 に転写されたものであるため、画素電極 170 は、TFT 5 の最も上層側にある。そこで、本形態では、層間絶縁膜 155 に開口 156、157 を形成し、開口 157 から下方に向かって画素電極 170 が露出している構造になっている。従って、薄膜デバイス層 140 の裏面側に対して液晶 460 を介して対向基板 480 が対向する構成であっても、画素電極 170 と対向基板 480 に形成した共通電極 482 との間で液晶 460 を駆動することができる。なお、図 28 からわかるように、画素スイッチング用の TFT 5 において、ゲート電極 150 は走査線 730 の一部であり、ソース領域 192a に電気的に接続するソース電極 152e はデータ線 720 の一部である。なお、画素電極 170 は開口 156 を介してドレイン領域 192b に電気的に接続している。

【0114】図 30 ないし図 34 を参照して、このアクティブマトリクス基板 440 の製造方法を説明する。図 30 ないし図 34 は、前記した第 1 の実施の形態に係る方法を用いてアクティブマトリクス基板 440 を製造する際の工程断面図である。

【0115】本例の液晶表示装置の製造方法のうち、そのアクティブマトリクス基板 440 の製造方法では、まず、図 15 ないし図 25 を参照して説明した方法と同様、図 30 に示すように、石英基板からなる第 1 の基材 100 上に、水素含有のアモルファスシリコン膜からなる第 1 の分離層 120 を形成する（第 1 の工程）。

【0116】次に、第 1 の分離層 120 の上に中間層 142 を形成した後、その上に駆動回路用の TFT 6 および画素スイッチング用の TFT 5 を形成する（第 2 の工程）。

【0117】次に、図 31 に示すように、画素スイッチング用の TFT 5 のドレイン領域 192b に相当する部

分、および画素スイッチング用の TFT 5 が形成されている領域を除く領域のそれぞれにおいて、層間絶縁膜 154、155、ゲート絶縁膜 148 および中間膜 142 を選択的にエッチングし、それぞれの領域に開口 156、157 を同時に形成する。

【0118】次に、図 32 に示すように、画素電極 170 を形成する。その結果、画素電極 170 は、開口 156 をコンタクトホールとして、ドレイン電極 152d を介して画素スイッチング用の TFT のドレイン領域 192b に電気的に接続し、かつ、開口 157 を介して第 1 の分離層 120 と接するように形成される。ここで、画素電極 170 を ITO 膜から形成した場合には液晶表示装置 10 を透過型で形成でき、画素電極 170 をアルミニウム等の金属から形成した場合には、液晶表示装置 10 を反射型で形成できる。

【0119】次に、図 33 に示すように、接着層 160 を介して、ソーダガラス基板等といった安価な第 2 の基材 180 を接着する（第 3 の工程）。

【0120】次に、第 1 の基材 100 の裏面側からエキシマレーザー光を照射し、第 1 の分離層 120 で剥離現象を生じさせ、第 1 の基材 100 を剥がす。このとき、引き剥がしにさほどの力を要しないので、TFT 5、6 等には機械的ダメージが生じない。また、薄膜デバイス層 140 の裏面側に残った第 1 の分離層 120 を除去する。

【0121】これにより、図 34 に示すアクティブマトリクス基板 440 が完成する。このアクティブマトリクス基板 440 では、画素電極 170 が薄膜デバイス層 140 の裏面側で露出している。従って、アクティブマトリクス基板 440 の薄膜デバイス層 140 の裏面側に配向膜（図示せず。）を形成した後、ラビング処理等の配向処理を行い、しかる後に、図 28 に示すように、薄膜デバイス層 140 の裏面側と対向するように対向基板 480 をアクティブマトリクス基板 440 とシール材（図示せず。）によって貼り合わせ、これらの基板間に液晶 460 を封入する。その結果、アクティブマトリクス基板 440 と対向基板 480 との間に液晶 460 を挟持した液晶表示装置 10 を製造することができる。

【0122】このように、本形態の液晶表示装置 10 に用いたアクティブマトリクス基板 440 では、耐熱性等に優れた石英基板からなる第 1 の基材 100 上に TFT を最適な条件で形成した後、この第 1 の基材 100 から、ソーダガラス基板からなる安価な第 2 の基材 180 の側に駆動回路用の TFT 6 や画素スイッチング用の TFT 4 を含む薄膜デバイス層 140 を転写したものをを用いている。このため、TFT 5、6 の製造時には第 1 の基材 100 の上で石英基板の耐熱性を十分に行かした温度条件で TFT 5、6 を形成できるので、トランジスタ特性の優れた TFT 5、6 を形成することができる。また、液晶表示装置 10 に実際に搭載されるのは、安価な

ソーダガラスからなる第2の基材180であるため、液晶用表示装置10の低価格化を図ることができる。

【0123】〔第3の実施例〕本発明の第2の実施の形態の具体例として、図35ないし図42を参照して、第1の基材100の側に薄膜デバイス層140として、第1の基材100にTFTを形成し、これを第2の基材180に転写した後、さらに第3の基材200に転写した液晶表示装置（電気光学装置）のアクティブマトリクス基板440の製造方法を説明する。図35は、本例の液晶表示装置10の要部を示す断面図である。なお、本形態の液晶表示装置10およびアクティブマトリクス基板440の基本的な構成は、第2の実施例と同様、図27および図28を参照して説明したとおりであるので、それらの説明を省略する。

【0124】図35において、本形態の液晶表示装置10は、アクティブマトリクス基板440と、このアクティブマトリクス基板440に所定の間隔を介して貼り合わされた対向基板480と、この対向基板480とアクティブマトリクス基板440との間に封入された液晶460とから概略構成されている。本例でも、アクティブマトリクス基板440には、駆動回路用のN型のTFT、駆動回路用のP型のTFT、および画素スイッチング用のN型のTFTからなる3種類のTFTが形成されているが、図35には、これらのTFTのうち、駆動回路用のN型のTFT6、および画素スイッチング用のTFT5のみを示してある。

【0125】本例において、駆動回路用のTFT6および画素スイッチング用のTFT5は、いずれも、後述するように、薄膜デバイス層140として第1の基材100に形成されたものが、第2の基材180に転写された後、第3の基材200に転写されたものであるため、各TFT5、6は、第1の基材100上に形成したときの積層構造のままである。すなわち、画素電極170は、層間絶縁膜155の上層に形成され、対向基板480に形成した共通電極482との間で液晶460を駆動することができる。

【0126】図36ないし図42を参照して、このアクティブマトリクス基板440の製造方法を説明する。図36ないし図42は、前記した第2の実施の形態に係る方法を用いてアクティブマトリクス基板440を製造する際の工程断面図である。

【0127】本例の液晶表示装置10の製造方法のうち、そのアクティブマトリクス基板の製造方法では、まず、図15ないし図25を参照して説明した方法と同様、図36に示すように、石英基板からなる第1の基材100上に、水素含有のアモルファスシリコン膜からなる第1の分離層120を形成する（第1の工程）。

【0128】次に、第1の分離層120の上に中間層142を形成した後、その上に駆動回路用のTFT6および画素スイッチング用のTFT5を形成する（第2の工

程）。

【0129】本例でも、画素スイッチング用のTFT5では、図28を参照して説明したように、ゲート電極150は走査線730の一部であり、ソース電極152eはデータ線720の一部である。

【0130】次に、画素スイッチング用のTFT5のドレイン領域192bに相当する部分の上層に位置する層間絶縁膜154、155およびゲート絶縁膜148を選択的にエッチングし、開口156を形成する。

【0131】次に、図37に示すように、画素電極170を形成する。その結果、画素電極170は、開口156をコンタクトホールとして、ドレイン電極192bを介して画素スイッチング用のTFT5のドレイン領域192eに電気的に接続する。本例でも、画素電極170をITO膜から形成した場合には液晶表示装置10を透過型で形成でき、画素電極170をアルミニウム等の金属から形成した場合には、液晶表示装置10を反射型で形成できる。

【0132】次に、図38に示すように、熱溶融性接着剤あるいは水溶性の接着剤などからなる第2の分離層160'を介して、ソーダガラス基板等といった安価な第2の基材180を接着する（第3の工程）。

【0133】次に、第1の基材100の裏面側からエキシマレーザー光を照射し、第1の分離層120で剥離現象を生じさせ、薄膜デバイス層140の側から第1の基材100を剥がす。このとき、引き剥がしにさほどの力を要しないので、TFT5、6等には機械的ダメージが生じない。また、図39に示すように、薄膜デバイス層140の裏面側に付着している第1の分離層120を除去する。

【0134】次に、図40に示すように、薄膜デバイス層140の裏面側に対して接着層190を介して第3の基材200を接着する。

【0135】次に、第2の分離層160'として熱溶融性接着剤を用いた場合にはこの熱溶融性接着剤を加熱し、第2の分離層160'で第2の基材180を剥離する。水溶性接着剤を用いた場合にはこの水溶性接着剤を水と接触させて、第2の分離層160'で第2の基材180を剥離する。次に、図41に示すように、薄膜デバイス層140の表面側に付着している第2の分離層180を除去する。

【0136】その結果、アクティブマトリクス基板440が完成する。次に、図35に示すように、画素電極170の表面および層間絶縁膜155の表面に対して配向膜（図示せず。）を形成した後、ラビング処理等の配向処理を行い、しかる後に、薄膜デバイス層140に対向するように対向基板480をアクティブマトリクス基板440とシール材（図示せず。）によって貼り合わせ、これらの基板間に液晶460を封入する。その結果、アクティブマトリクス基板440と対向基板480との間

に液晶 460 を挟持した液晶表示装置 10 を製造することができる。

【0137】このように、本形態に係る液晶表示装置 10 に用いたアクティブマトリクス基板 440 は、耐熱性に優れた石英基板からなる第 1 の基材 100 上に TFT を最適な条件で形成した後、この第 1 の基材 100 から第 2 の基材 180 への転写を経て、ソーダガラス基板からなる安価な第 3 の基材 200 の側に、駆動回路用の TFT や画素スイッチング用の TFT を含む薄膜デバイス層 140 を転写したものである。このため、TFT の製造時には第 1 の基材 100 上で石英基板の耐熱性を十分に行かした温度条件で TFT を形成できるので、トランジスタ特性の優れた TFT を形成することができる。また、液晶表示装置 10 に実際に搭載されるのは、安価なソーダガラスからなる第 3 の基材 200 であるため、液晶用表示装置 10 の低価格化を図ることができる。

【0138】さらに、薄膜デバイス層 140 を 2 回、転写するため、薄膜デバイス層 140 を第 3 の基材 200 に転写し終えた状態で、薄膜デバイス層 140 は、第 1 の基材 100 に TFT を形成したときの積層構造のままである。それ故、薄膜デバイス層 140 を形成していく際に、画素電極 170 の構造などについては、従来の構造のままでよいので、TFT の製造方法については変更する必要がない。

【0139】〔第 4 の実施例〕なお、第 2 の実施例および第 3 の実施例のいずれにおいても、アクティブマトリクス基板を構成する要素の全てを第 1 の基材 100 に形成し、これらの構成要素の全てを第 2 の基材 180 あるいは第 3 の基材 200 に一括して転写する方法であったが、アクティブマトリクス基板 440 を構成する各要素をある程度まとまった単位でそれぞれ別々の第 1 の基材 100 に形成し、各第 1 の基材 100 毎に形成した要素をそれぞれ 1 枚の基材に転写してアクティブマトリクス基板を形成してもよい。

【0140】たとえば、図 28 に示すアクティブマトリクス基板 440 では、各画素の構成は同一であり、かつ、データ線駆動回路 800 および走査線駆動回路 700 も同一構造のシフトレジスタを多段に接続してある。そこで、アクティブマトリクス基板 440 に形成すべき画素部 442 全体のうち、その一部ずつを何枚もの第 1 の基材 100 に分けて形成し、各第 1 の基材 100 からアクティブマトリクス基板 440 の基材として使用される第 2 の基材 180 (あるいは第 3 の基材 200) に画素を複数ずつ転写してもよい。また、アクティブマトリクス基板 440 に形成すべき駆動回路の一部を何枚もの第 1 の基材 100 に形成し、各第 1 の基材 100 からアクティブマトリクス基板 440 の基材として使用される第 2 の基材 180 (あるいは第 3 の基材) に各駆動回路を転写してもよい。

【0141】

【発明の効果】以上説明したように、本発明において、第 1 の分離層は、水素を含有するアモルファスシリコン膜からなるため、第 4 の工程で、第 1 の分離層 (アモルファスシリコン膜) にレーザ光等のエネルギー光を照射すると、第 1 の分離層を構成するアモルファスシリコン膜がポリシリコン膜に相転移するとともに、第 1 の分離層から水素ガスが発生する。このため、第 1 の分離層の層内または界面で剥離現象が起こるので、第 1 の基材は薄膜デバイス側から分離し、薄膜デバイスを第 2 の基材側に転写することができる。また、本発明では、第 1 の分離層にエネルギー光を照射するうちに、第 1 の分離層を構成するシリコン膜の性質が変化していくのに合わせて、シリコン膜に照射するエネルギー光のエネルギー密度を低密度から高密度に変化させる。それ故、第 1 の分離層を構成するシリコン膜が損傷しない範囲内で、エネルギー密度の高いエネルギー光を照射することができるので、第 1 の分離層の層内あるいは界面での剥離をスムーズに、かつ、確実に進行させることができる。よって、本発明によれば、信頼性の高い薄膜デバイス装置を効率よく製造できる。

【図面の簡単な説明】

【図 1】(a)、(b) はそれぞれ、本発明の第 1 の実施の形態に係る薄膜デバイス装置の製造方法において、第 1 の工程で第 1 の基材上に第 1 の分離層を形成した様子を示す工程断面図、およびこの第 1 の工程の変形例を示す工程断面図である。

【図 2】図 1 (a)、(b) に示す第 1 の工程で第 1 の基材上に第 1 の分離層を形成した後、第 2 の工程で第 1 の分離層の上に薄膜デバイス層を形成した様子を示す工程断面図である。

【図 3】図 2 に示す第 2 の工程で第 1 の分離層の上に薄膜デバイス層を形成した後、第 3 の工程で薄膜デバイス層に接着層を介して第 2 の基材を接着した様子を示す工程断面図である。

【図 4】図 3 に示す第 3 の工程で薄膜デバイス層に接着層を介して第 2 の基材を接着した後、第 4 の工程で第 1 の分離層にレーザ光を照射する様子を示す工程断面図である。

【図 5】図 4 に示す第 4 の工程で第 1 の分離層にレーザ光を照射した後、第 1 の分離層で第 1 の基材を剥離する様子を示す工程断面図である。

【図 6】図 5 に示す第 4 の工程で第 1 の基材を剥離した後、薄膜デバイス層に残る第 1 の分離層を除去した様子を示す工程断面図である。

【図 7】本発明の第 1 の実施の形態に係る薄膜デバイス装置の製造方法に用いた第 1 の基材におけるレーザ光の波長とその透過率との関係を示すグラフである。

【図 8】水素含有のアモルファスシリコン膜にレーザ光を照射したときの水素含有量と、エネルギー密度と、レーザ光を照射したときのシリコン膜の状態との関係を示す

すグラフである。

【図 9】(a)、(b)はそれぞれ、幅方向においてエネルギー強度がガウシアン分布を有するラインビームによってレーザ照射する様子を模式的に示す説明図、およびこのラインビームの幅方向におけるエネルギー強度のプロファイルを示す説明図である。

【図 10】(a)、(b)、(c)はそれぞれ、幅方向においてエネルギー強度が矩形状の分布を有するラインビームによってレーザ照射する様子を模式的に示す説明図、このラインビームの幅方向におけるエネルギー強度のプロファイルを示す説明図、およびこのラインビームを繰り返し照射するときエネルギー強度を段階的に変化させる様子を示す説明図である。

【図 11】図 4 に示す第 4 の工程において、レーザ光が薄膜デバイス層に及ぼす影響を防止する方法を示す説明図である。

【図 12】本発明の第 2 の実施の形態に係る薄膜デバイス装置の製造方法において、第 1 の実施の形態と同様な方法で第 2 の基材に薄膜デバイス層を転写した後、第 5 の工程において、この薄膜デバイス層の裏面側に接着層を介して第 3 の基材を接着した様子を示す工程断面図である。

【図 13】図 12 に示す第 5 の工程で第 2 の基材を薄膜デバイス層の側から剥離して、薄膜デバイス層を第 3 の基材に転写した様子を示す工程断面図である。

【図 14】図 13 に示す第 5 の工程で第 2 の基材を剥離した後、薄膜デバイス層に残る第 2 の分離層を除去した様子を示す工程断面図である。

【図 15】本発明の第 1 の実施の形態に係る薄膜デバイス装置の製造方法の具体例として、第 1 の実施例において、TFT を備える薄膜デバイス装置を製造するにあたって、第 1 の基材上に第 1 の分離層、中間層、半導体膜を形成した様子を示す工程断面図である。

【図 16】図 15 に示す工程で形成した半導体膜をパターンニングした様子を示す工程断面図である。

【図 17】図 16 に示す工程で形成した島状の半導体膜に表面側にゲート絶縁膜を形成した様子を示す工程断面図である。

【図 18】図 17 に示す工程で形成したゲート絶縁膜の上にゲート電極を形成した様子を示す工程断面図である。

【図 19】図 18 に示す工程でゲート電極を形成した後、半導体膜に P 型の不純物を導入する様子を示す工程断面図である。

【図 20】図 19 に示す工程で半導体膜に P 型の不純物を導入した後、半導体膜に N 型の不純物を導入する様子を示す工程断面図である。

【図 21】図 20 に示す工程で半導体膜に N 型の不純物を導入した後、ソース電極およびドレイン電極を形成した様子を示す工程断面図である。

【図 22】図 21 に示す工程までで薄膜デバイス層を形成した後、この薄膜デバイス層に対して接着層を介して第 2 の基材を接着した様子を示す工程断面図である。

【図 23】図 22 に示す工程で薄膜デバイス層に第 2 の基材を接着した後、第 1 の分離層にレーザ光を照射して第 2 の分離層で剥離を起こさせる様子を示す工程断面図である。

【図 24】図 23 に示す工程で第 2 の分離層で剥離を起こさせ、第 1 の基材を剥がして薄膜デバイス層を第 2 の基材に転写した様子を示す工程断面図である。

【図 25】図 24 に示す工程で第 1 の基材を剥がした後、薄膜デバイス層の裏面側に残る第 1 の分離層を除去した様子を示す工程断面図である。

【図 26】(a)、(b)はそれぞれ、本発明の第 1 の実施の形態に係る薄膜デバイス装置の製造方法の具体例として、第 1 の実施例に係る薄膜デバイスをフレキシブル基板上に搭載した様子を示す説明図、およびこのフレキシブル基板を撓ませた様子を示す説明図である。

【図 27】本発明の第 1 の実施の形態に係る薄膜デバイス装置の製造方法の具体例として、第 2 の実施例に係るアクティブマトリクス基板（薄膜デバイス）を用いた液晶表示装置（電気光学装置）の構成を示す分解斜視図である。

【図 28】図 27 に示す液晶表示装置に用いたアクティブマトリクス基板の構成を示すブロック図である。

【図 29】図 27 に示す液晶表示装置の要部を示す断面図である。

【図 30】図 29 に示すアクティブマトリクス基板の製造方法において、第 1 の基材上に TFT を形成した様子を示す工程断面図である。

【図 31】図 30 に示す工程で第 1 の基材上に TFT を形成した後、層間絶縁膜に開口を形成した様子を示す工程断面図である。

【図 32】図 31 に示す工程で層間絶縁膜に開口を形成した後、画素電極を形成した様子を示す工程断面図である。

【図 33】図 32 に示す工程までで第 1 の基材上に TFT や画素電極を備える薄膜デバイス層を形成した後、接着層を介して第 2 の基材を接着し、しかる後に第 1 の分離層にレーザ光を照射して第 1 の基材を剥がす様子を示す工程断面図である。

【図 34】図 33 に示す工程で薄膜デバイス層から第 1 の基材を剥がした後の様子を示す工程断面図である。

【図 35】本発明の第 2 の実施の形態に係る薄膜デバイス装置の製造方法の具体例として、第 3 の実施例に係るアクティブマトリクス基板（薄膜デバイス）を用いた液晶表示装置（電気光学装置）の要部を示す断面図である。

【図 36】図 35 に示す液晶表示装置に用いたアクティブマトリクス基板の製造方法において、第 1 の基材上に

TFTを形成した様子を示す工程断面図である。

【図37】図36に示す工程で第1の基材上にTFTを形成した後、画素電極を形成した様子を示す工程断面図である。

【図38】図37に示す工程で画素電極を形成した後、TFTおよび画素電極を備える薄膜デバイス層に第2の分離層を介して第2の基材を接着し、しかる後に第1の分離層にレーザー光を照射して第1の基材を剥がす様子を示す工程断面図である。

【図39】図38に示す工程で薄膜デバイス層から第1の基材を剥がした後、薄膜デバイス層の裏面側に残る第1の分離層を除去した様子を示す工程断面図である。

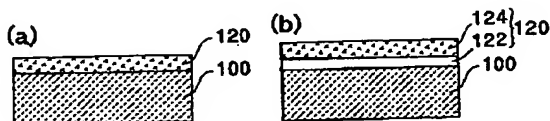
【図40】図39に示す工程で薄膜デバイス層に残る第1の分離層を除去した後、この薄膜デバイス層の裏面側に接着層を介して第3の基材を接着した様子を示す工程断面図である。

【図41】図40に示す工程で薄膜デバイス層に接着層を介して第3の基材を接着した後、第2の分離層で第2の基材を剥がし、しかる後に薄膜デバイス層に残る第2の分離層を除去した様子を示す工程断面図である。

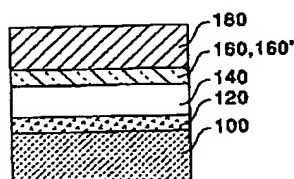
【符号の説明】

- 1 薄膜デバイス装置
- 5 画素スイッチング用のTFT（薄膜デバイス）
- 6 駆動回路用のN型のTFT（薄膜デバイス）
- 7 駆動回路用のP型のTFT（薄膜デバイス）
- 10 液晶表示装置
- 100 第1の基材
- 120 第1の分離層
- 124 金属膜
- 140 薄膜デバイス層
- 142 中間層
- 144 チャンネル領域
- 144 a、144 b アイランド
- 146 ソース・ドレイン領域

【図1】

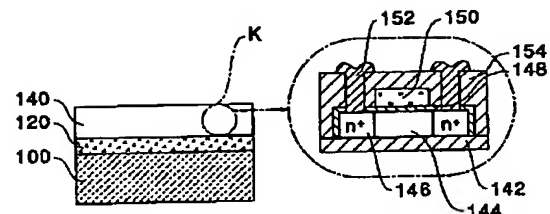


【図3】

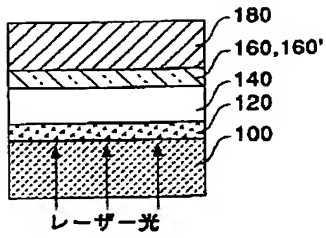


- 146 a、146 b n^+ 層（ソース・ドレイン領域）
- 148 ゲート絶縁膜
- 150、150 a、150 b ゲート電極
- 152、152 a、152 b、152 c、152 d ソース・ドレイン電極
- 154、155 層間絶縁膜
- 156、157 開口
- 160 接着層
- 160' 第2の分離層
- 170 画素電極
- 172 a、172 b P^+ 層（ソース・ドレイン領域）
- 180 第2の基材
- 182 フレキシブル基板
- 190 接着層
- 192 a ソース領域
- 192 b ドレイン領域
- 200 第3の基材
- 300 CPU
- 320 RAM
- 340 太陽電池
- 360 入出力回路
- 400 バックライト
- 420、500 偏光板
- 440 アクティブマトリクス基板（薄膜デバイス装置）
- 442 画素部
- 444 駆動回路部
- 460 液晶
- 480 対向基板
- 482 共通電極
- 700 走査側駆動回路
- 720 データ線
- 730 走査線
- 800 データ線駆動回路

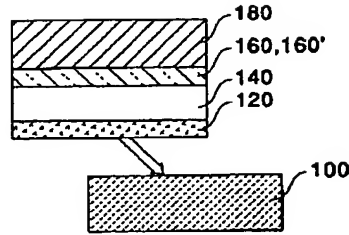
【図2】



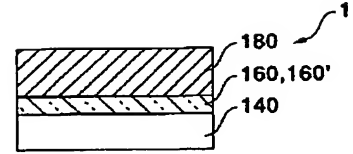
【図 4】



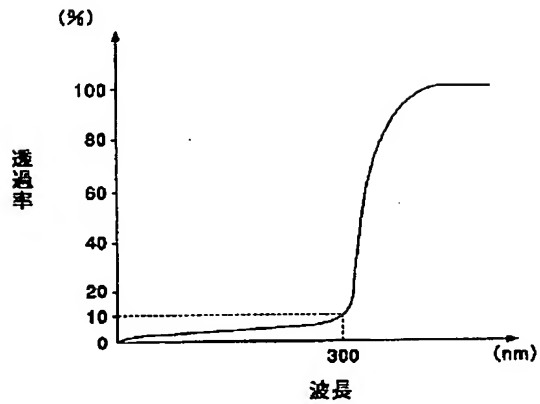
【図 5】



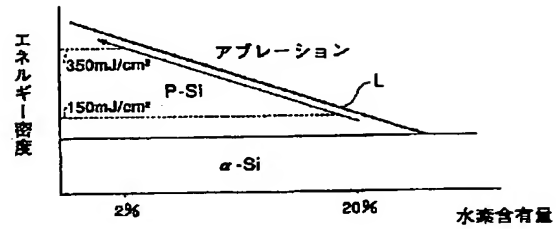
【図 6】



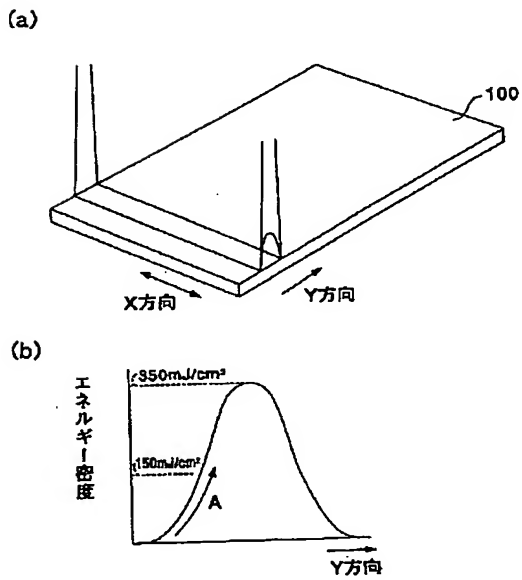
【図 7】



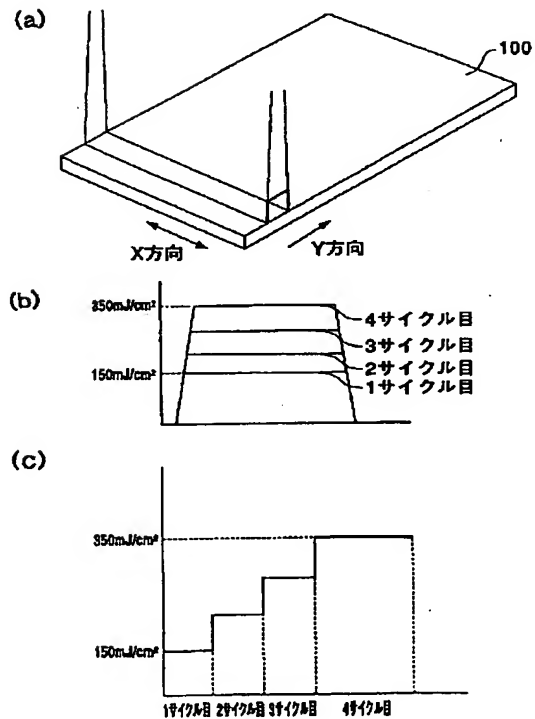
【図 8】



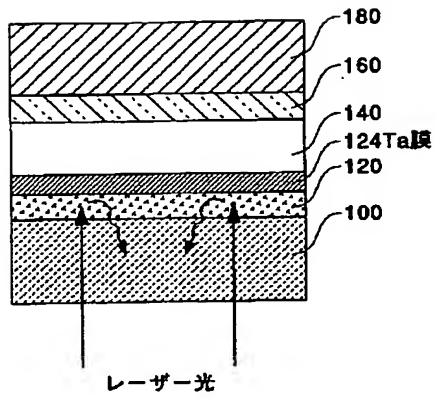
【図 9】



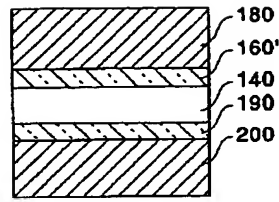
【図 10】



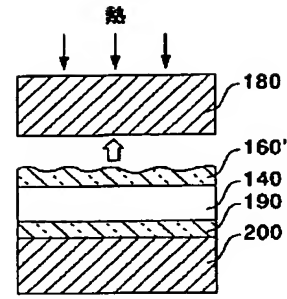
【図 11】



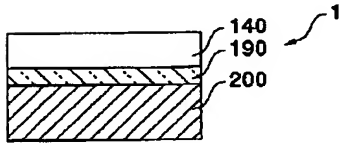
【図 12】



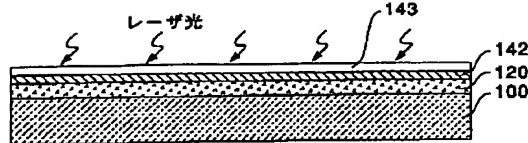
【図 13】



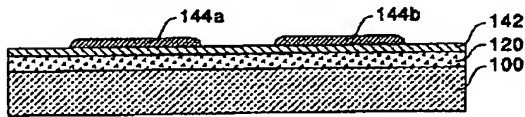
【図 14】



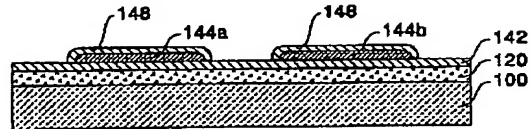
【図 15】



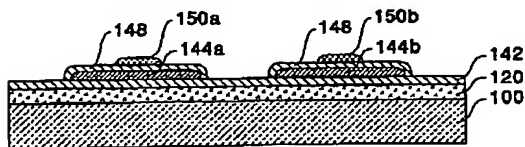
【図 16】



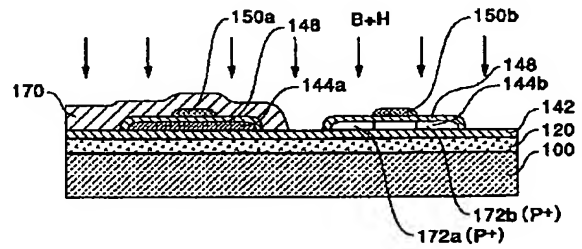
【図 17】



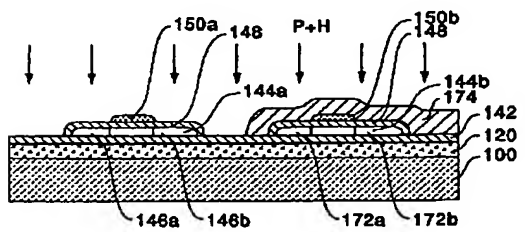
【図 18】



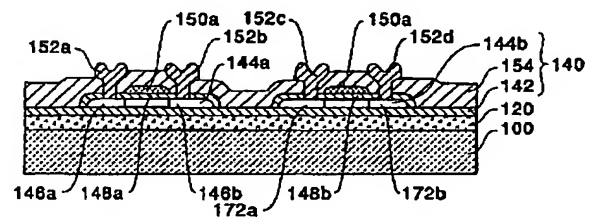
【図 19】



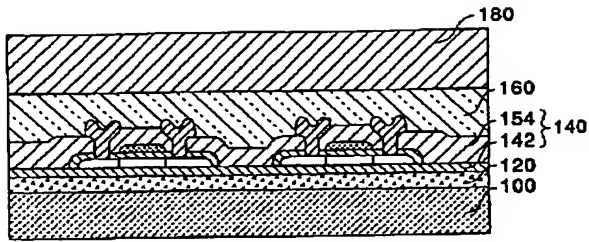
【図 20】



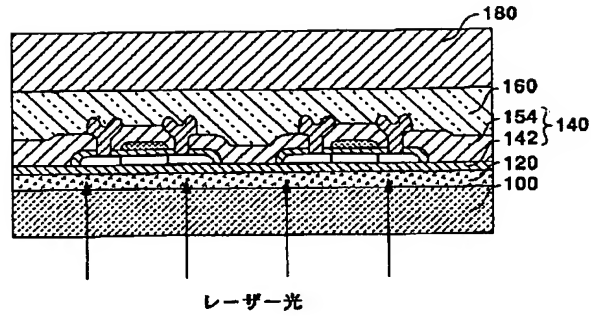
【図 21】



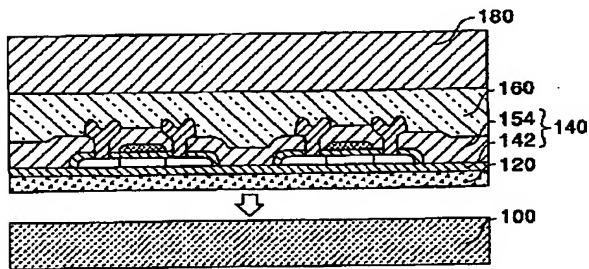
【図 2 2】



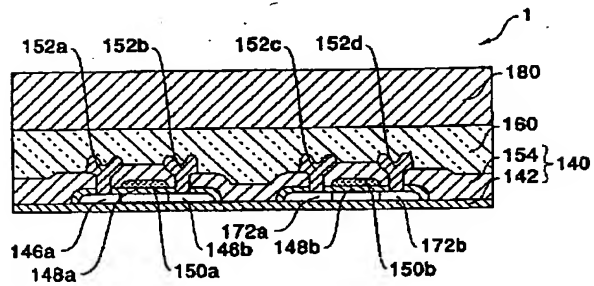
【図 2 3】



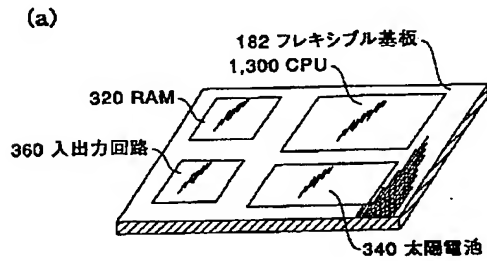
【図 2 4】



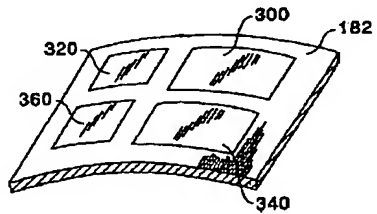
【図 2 5】



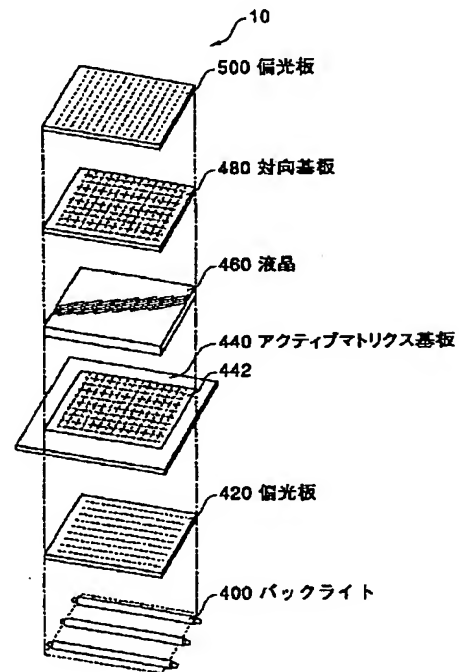
【図 2 6】



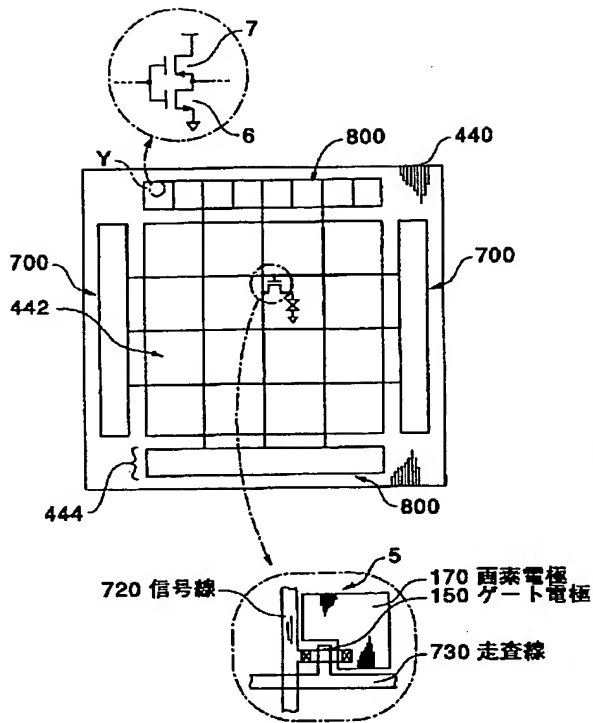
(b)



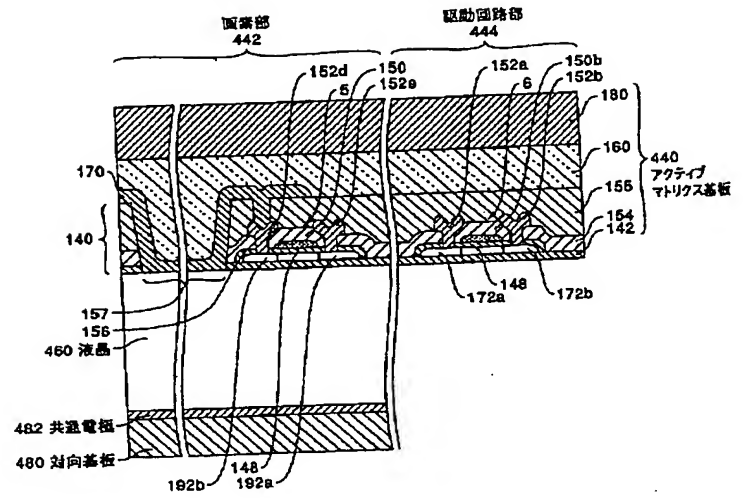
【図 2 7】



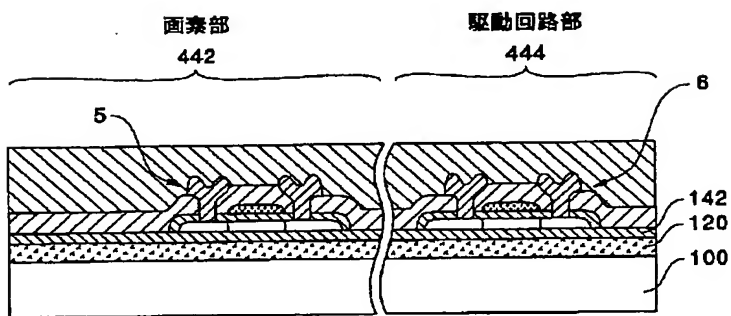
【図 28】



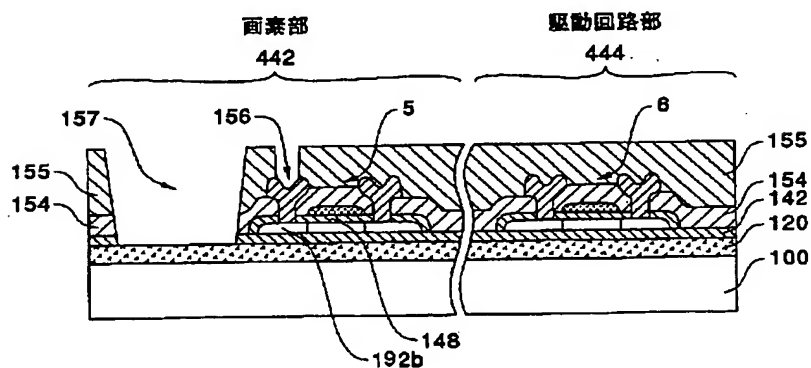
【図 29】



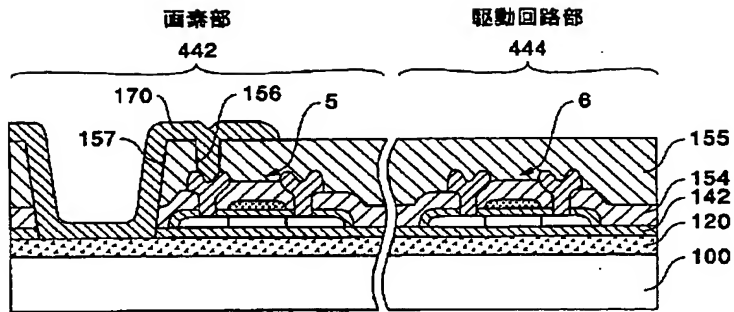
【図 30】



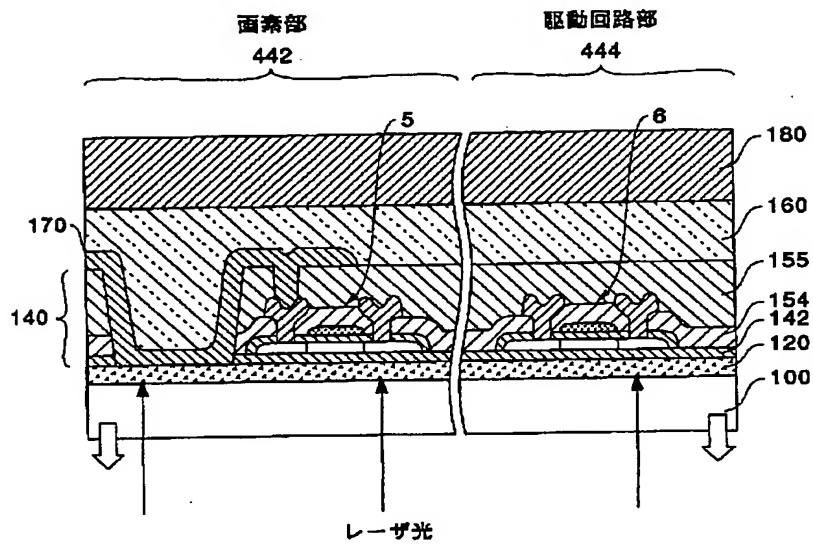
【図 31】



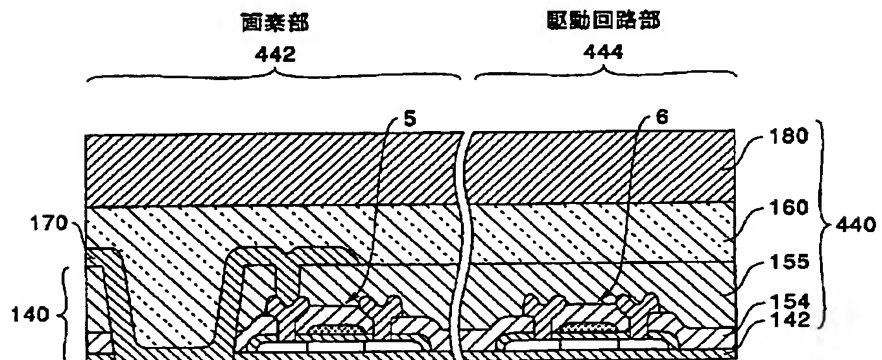
【図 3 2】



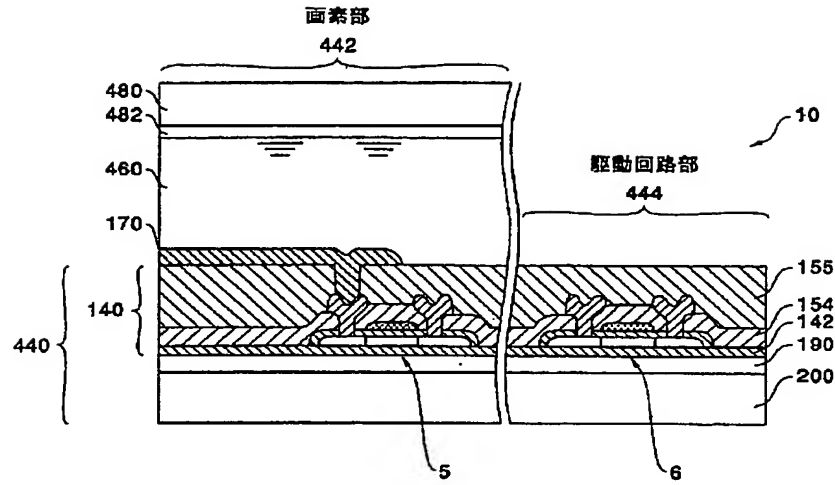
【図 3 3】



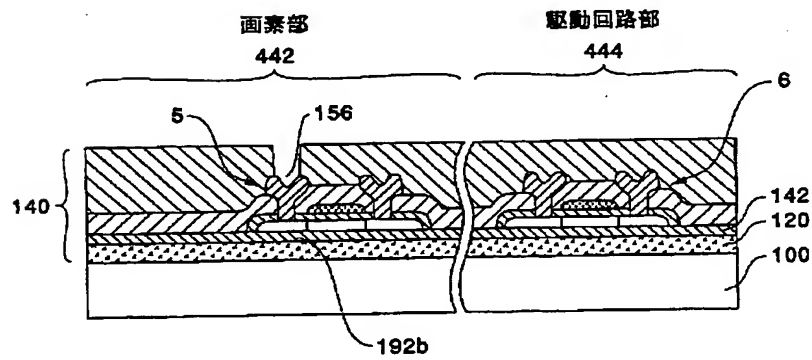
【図 3 4】



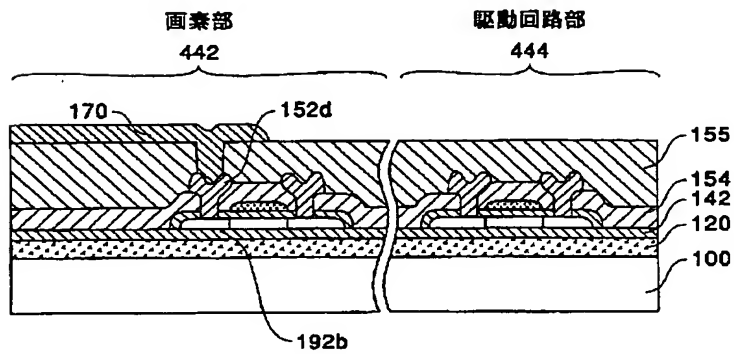
【図 35】



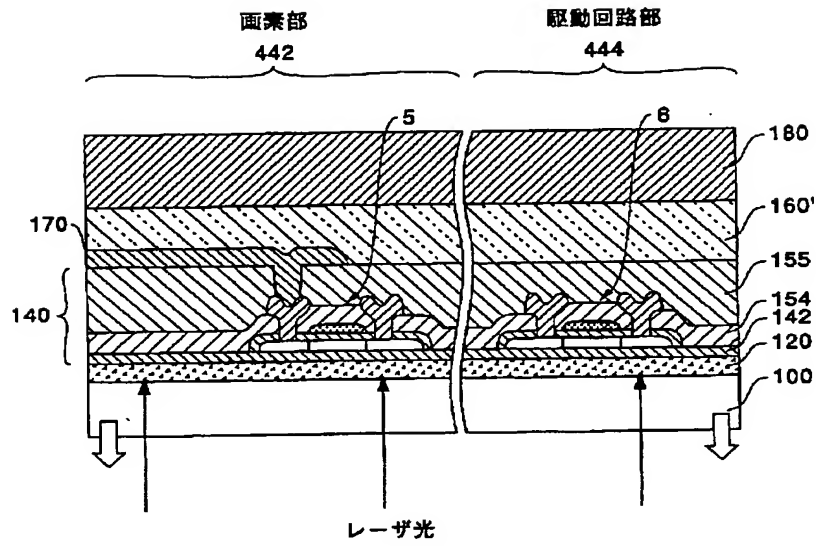
【図 36】



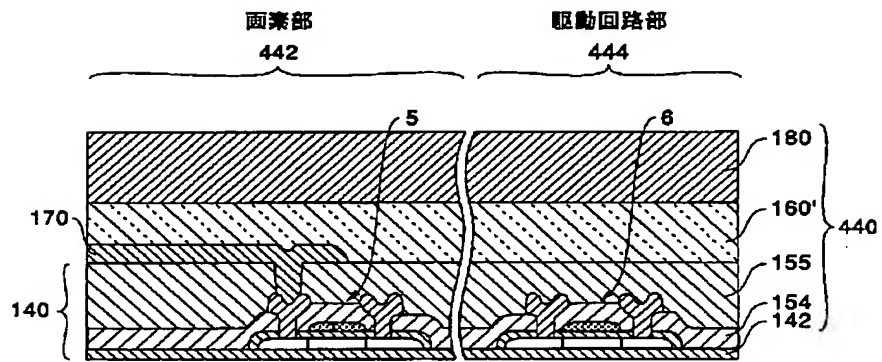
【図 37】



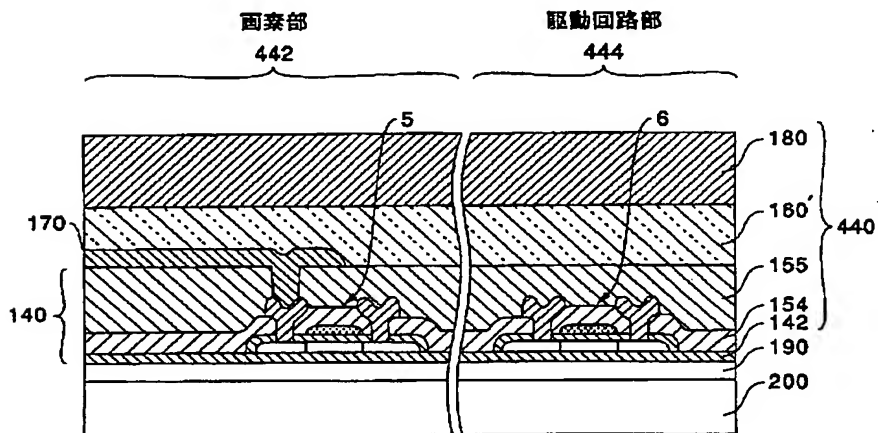
【図 38】



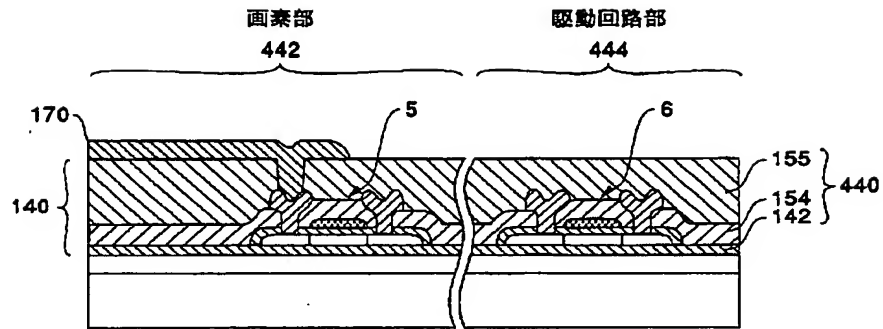
【図 39】



【図 40】



【図 41】



フロントページの続き

(51) Int. Cl.⁷

H01L 29/786
21/336

識別記号

F I

H01L 29/78

ターマコード (参考)

627D

Fターム(参考) 2H092 KA05 MA08 NA17 NA27
5C094 AA42 AA43 AA51 BA03 BA43
CA19 EA03 EA04 EA07 FB14
GB01
5F110 BB01 BB04 DD01 DD02 DD03
DD12 DD13 DD14 EE02 EE08
FF02 FF21 GG02 GG13 GG47
HJ01 HJ18 NN02 NN05 PP03